



ESCUELA SUPERIOR POLITÉCNICA DE CHIMBORAZO

FACULTAD DE INFORMÁTICA Y ELECTRÓNICA

CARRERA ELECTRÓNICA Y AUTOMATIZACIÓN

**“IMPLEMENTACIÓN DE UNA CÁMARA TÉRMICA CON
CONTROL DE TEMPERATURA USANDO TARJETAS DE
DESARROLLO EMBEBIDO PARA APLICAR ESTRÉS TÉRMICO
DURANTE PRUEBAS HTRB EN DISPOSITIVOS
SEMICONDUCTORES DE POTENCIA”**

Trabajo de titulación

Tipo: Proyecto técnico

Presentado para optar el grado académico de:

INGENIERO EN ELECTRÓNICA Y AUTOMATIZACIÓN

AUTORES:

OSCAR ORLANDO CONDO RAMOS

JUAN SEBASTIÁN MOREJÓN MERINO

Riobamba – Ecuador

2022

© 2022, Oscar Orlando Condo Ramos; & Juan Sebastián Morejón Merino

Se autoriza la reproducción total o parcial, con fines académicos, por cualquier medio o procedimiento, incluyendo cita bibliográfica del documento, siempre y cuando se reconozca el Derecho del Autor.

Nosotros, Oscar Orlando Condo Ramos & Juan Sebastián Morejón Merino declaramos que el presente trabajo de titulación es de nuestra autoría y los resultados del mismo son auténticos. Los textos en el documento que provienen de otras fuentes están debidamente citados y referenciados.

Como autores asumimos la responsabilidad legal y académica de los contenidos de este Trabajo de Titulación; el Patrimonio Intelectual pertenece a la Escuela Superior Politécnica de Chimborazo.

Riobamba, 24 de enero de 2022



Oscar Orlando Condo Ramos
172465872-7



Juan Sebastián Morejón Merino
060407319-7

ESCUELA SUPERIOR POLITÉCNICA DE CHIMBORAZO

FACULTAD DE INFORMATICA Y ELECTRÓNICA

CARRERA ELECTRONICA Y AUTOMATIZACIÓN

El Tribunal del Trabajo de Titulación certifica que: El trabajo de titulación; tipo: Proyecto Técnico, “IMPLEMENTACIÓN DE UNA CÁMARA TÉRMICA CON CONTROL DE TEMPERATURA USANDO TARJETAS DE DESARROLLO EMBEBIDO PARA APLICAR ESTRÉS TÉRMICO DURANTE PRUEBAS HTRB EN DISPOSITIVOS SEMICONDUCTORES DE POTENCIA”, realizado por los señores: Juan Sebastián Morejón Merino; Oscar Orlando Condo Ramos, ha sido minuciosamente revisado por los Miembros del Trabajo de Titulación, el mismo que cumple con los requisitos científicos, técnicos, legales, en tal virtud el Tribunal Autoriza su presentación.

	FIRMA	FECHA
/		
Ing. /PhD. Diego Barba Maggi PRESIDENTE DEL TRIBUNAL	 Firmado digitalmente por DIEGO GUILLERMO BARBA MAGGI Nombre de reconocimiento (DN): cn=DIEGO GUILLERMO BARBA MAGGI, c=EC, o=ESCUELA SUPERIOR POLITÉCNICA DE CHIMBORAZO, ou=AUTORIDAD DE CERTIFICACION ESPOCH DTIC, serialNumber=0022913250 Fecha: 2022.01.24 14:45:33 -0500	24/01/2022
Ing./ PhD. Jorge Hernández Ambato DIRECTOR DE TRABAJO DE TITULACIÓN	 Firmado digitalmente por JORGE LUIS HERNANDEZ AMBATO DN: cn=JORGE LUIS HERNANDEZ AMBATO, o=SECURITY DATA S.A. I, ou=ENTIDAD DE CERTIFICACION DE INFORMACION, email=jorge.hernandez@esPOCH.edu.ec Método: Extra de suceso con las partes instaladas de este documento Fecha: 2022.01.25 13:35:45 -0500	24/01/2022
Ing. / MsC José Tinajero León MIEMBRO DEL TRIBUNAL	 Firmado digitalmente por JOSE LUIS TINAJERO LEON Fecha: 2022.01.25 12:57:06 -05'00'	24/01/2022

DEDICATORIA

Dedico este trabajo a mis padres Esperanza y Gabriel. Mis hermanos Eduardo, Mónica y Carlos. Solo Dios sabe el esfuerzo y apoyo que me han brindado en la vida, me siento orgulloso y agradecido de tenerlos a mi lado.

Oscar C.

A mis padres Elizabeth y Juan por el apoyo incondicional en el proceso de mi desarrollo profesional y en el avance de conocimiento, madurez y superación en cada etapa de mi carrera mediante sus consejos, paciencia y cariño.

Juan M.

AGRADECIMIENTO

Todo mi agradecimiento a familiares, amigos y docentes que me apoyaron durante el transcurso de mi formación académica. Además, un agradecimiento especial a mi tío Ernesto y su familia que me apoyaron de manera importante en mis anteriores años de estudio. Agradezco a la ESPOCH por acogerme en su entorno educativo lugar en el cual culmino una etapa de mis estudios en ingeniería.

Oscar C.

Agradezco de todo corazón a mi familia quienes me han apoyado desde el principio de mi etapa profesional, especialmente a mis abuelitos, padres y mi hermano quienes, con cariño y preocupación por mis sueños, con su palabra de aliento me han dado fuerzas para seguir adelante en cada una de las etapas más difíciles, con su apoyo sin el cual no habría podido cumplir mis metas. Agradezco a mis profesores muchos de ellos ahora grandes amigos, me llevo magnos conocimientos, no solo teóricos, si no de vida ya que gracias a su perseverancia por educar es que puedo concluir una meta más en mi vida.

Juan M.

TABLA DE CONTENIDO

ÍNDICE DE FIGURAS.....	xi
ÍNDICE DE GRÁFICOS.....	xiii
ÍNDICE DE ANEXOS	xiv
RESUMEN.....	xv
SUMMARY	xvi
INTRODUCCIÓN	1

CAPITULO I

1. DIAGNÓSTICO DEL PROBLEMA.....	4
1.1 Antecedentes	4
1.2 justificación aplicativa.....	5
1.3 Formulación del problema.....	6
1.4 Sistematización del problema	6
1.5 Objetivos.....	7
1.5.1 <i>Objetivo General</i>	7
1.5.2 <i>Objetivos Específicos</i>	7

CAPÍTULO II

2. MARCO TEORICO.....	8
2.1 Semiconductores de potencia.....	8
2.1.1 <i>Áreas de investigación</i>	9
2.2 Pruebas HTRB	10
2.2.1 <i>Estructura de la prueba HTRB</i>	10
2.2.2 <i>Requerimientos de los equipos</i>	12
2.2.3 <i>Duración de las pruebas</i>	13
2.2.4 <i>Esquemáticos para pruebas en DUT</i>	14

2.3	Cámaras de temperatura	16
2.3.1	<i>Tipos de cámaras</i>	16
2.4	Medición de temperatura	17
2.4.1	<i>Métodos de medición</i>	18
2.4.2	<i>Tipos de sensores</i>	18
2.4.3	<i>Termocupla / termopar</i>	19
2.5	Control del sistema	19
2.5.1	<i>Modelamiento de sistemas</i>	20
2.5.2	<i>Identificación del sistema</i>	20
2.5.3	<i>Control On-Off</i>	21
2.5.4	<i>Controlador PID</i>	22
2.5.5	<i>Windup</i>	22
2.5.6	<i>Predictor de Smith</i>	23
2.5.7	<i>Síntesis de controladores PID</i>	25
2.5.8	<i>Control difuso</i>	26
2.5.9	<i>Robustez del controlador</i>	29
2.5.10	<i>Controlador AC/AC por ciclo integral.</i>	30
2.5.11	<i>Control por computador</i>	30
2.6	Tarjetas de desarrollo embebido	31
2.6.1	<i>Características de tarjetas de desarrollo embebido</i>	32
2.6.2	<i>Especificaciones de Hardware y Software</i>	34
2.6.3	<i>Tipos de tarjetas de desarrollo embebido basadas en microcontroladores</i>	34
 CAPÍTULO III		
3.	MARCO METODOLÓGICO	37
3.1	Métodos utilizados	37
3.2	Establecimiento de requerimientos	38
3.2.1	<i>Selección de los componentes de la planta</i>	39
3.2.1.1	<i>Cámara térmica</i>	39

3.2.1.2 Actuator.....	41
3.2.1.3 Sensores de temperatura.....	43
3.2.1.4 Tarjetas de Desarrollo.....	45
3.3 Diseño.....	47
3.3.1 <i>Identificación de la planta modificada</i>	47
3.3.2 <i>Diseño del controlador</i>	50
3.3.2.1 <i>Diseño a partir del modelo de planta</i>	50
3.3.2.2 <i>Controlador On-Off</i>	52
3.3.2.3 <i>Controlador PID convencional</i>	53
3.3.2.4 <i>Control PID con predictor de Smith</i>	56
3.3.3 <i>Controlador PID con Anti-Windup</i>	59
3.3.4 <i>Diseño del controlador difuso</i>	60
3.4 Estructura de implementación.	63
3.5 Interfaces HMI	64
3.6 Placa para pruebas HTRB	67
3.7 Análisis de la estructura del horno	68

CAPÍTULO IV

4. DISCUSIÓN Y ANÁLISIS DE RESULTADOS	71
4.1 Acondicionamiento	71
4.1.1 <i>Ajuste de sensores</i>	71
4.1.2 <i>Aislamiento de la cámara</i>	76
4.2 Desempeño de controladores.	77
4.2.1 <i>Selección del controlador</i>	80
4.3 Pruebas de fiabilidad de dispositivos	84
4.4 Costos de la implementación del proyecto	89
CONCLUSIONES	90
RECOMENDACIONES	92

BIBLIOGRAFÍA

ANEXOS

ÍNDICE DE TABLAS

Tabla 1–2:	Características de los dispositivos semiconductores.....	8
Tabla 2–2:	Configuración de las pruebas según estándares de validación.....	12
Tabla 3–2:	Configuración de los experimentos donde se realiza la prueba HTRB.....	14
Tabla 4–2:	Tipos de cámaras de temperatura.....	16
Tabla 5–2:	Relación costo vs exactitud de sensores de temperatura.....	19
Tabla 6–2:	Microcontroladores en tarjetas de desarrollo de Arduino en el mercado.....	34
Tabla 7–2:	Características de los microcontroladores de 32 bits <i>ST Microelectronics</i>	36
Tabla 1–3:	Características eléctricas del horno comercial.....	40
Tabla 2–3:	Parámetros del controlador PI.....	53
Tabla 3–3:	Reglas de control del controlador difuso diseñado.....	61
Tabla 4–3:	Esfuerzo de Von Mises obtenidos por simulación.....	70
Tabla 1–4:	Entradas aplicadas a la planta y su respuesta hasta rango de operación.....	75
Tabla 2–4:	Ecuaciones de ajuste generadas mediante ajuste por mínimos cuadrados respecto al instrumento patrón FLUKE 289.....	76
Tabla 3–4:	Parámetros de respuesta del controlador PI y predictor de Smith.....	82
Tabla 4–4:	Parámetros del error del controlador PI y predictor de Smith.....	83
Tabla 5–4:	Respuesta ante perturbaciones del controlador PI y predictor de Smith.....	84
Tabla 5–4:	Muestreo de parámetros de temperatura, voltaje y corriente de dispositivos.....	88
Tabla 6–4:	Horas de funcionamiento de la cámara térmica implementada y datos obtenidos en el test HTRB.....	88
Tabla 7–4:	Costos de implementación del proyecto.....	89

ÍNDICE DE FIGURAS

Figura 1-2:	Placas empleadas en pruebas HTRB.....	11
Figura 2-2:	Configuración del experimento durante una prueba HRTB.....	12
Figura 3-2:	(a) Polarización de compuerta; (b) Medición de V_{th}	15
Figura 4-2:	Esquema de polarización en inversa para pruebas HTRB.....	15
Figura 5-2:	Elementos y rangos de medición de temperatura.....	17
Figura 6-2:	Respuesta al escalón de un sistema térmico, se caracteriza por ser de primer orden.....	20
Figura 7-2:	Efectos de no linealidad provocado por el efecto <i>windup</i>	23
Figura 8-2:	Diagrama de bloques del predictor de Smith.....	24
Figura 9-3:	Esquema de control en lazo cerrado del proceso.....	25
Figura 10-2:	Componentes de un controlador difuso del tipo Mamdani.....	26
Figura 11-2:	Configuraciones de un controlador difuso. Difuso reemplaza al PID (a), reemplaza al operador (b), ajusta los parámetros del PID (c) y complementa al controlador PID (d).....	27
Figura 12-2:	Esquema de un controlador PD+I difuso.....	28
Figura 13-2:	Esquema de bloques de un control robusto.....	30
Figura 14-2:	Esquema de implementación de un controlador en una arquitectura computacional.....	31
Figura 1-3:	Fases de investigación del proyecto.....	37
Figura 2-3:	Estructura del diseño e implementación de proyecto.....	38
Figura 3-3:	Horno eléctrico seleccionado.....	39
Figura 4-3:	Interior de la cámara térmica.....	40
Figura 5-3:	Módulo de relés de cuatro canales.....	42
Figura 6-3:	Relé de estado sólido.....	42
Figura 7-3:	Termocupla tipo k.....	43
Figura 8-3:	Termocupla tipo K integrada como accesorio en multímetro Fluke 289.....	44
Figura 9-3:	Módulo MAX6675.....	44
Figura 10-3:	Protocolo de comunicación SPI modulo MAX6675.....	45
Figura 11-3:	Protocolo de comunicación SPI modulo MAX6675.....	45
Figura 12-3:	Tarjeta de desarrollo STM32F429ZI.....	46
Figura 13-3:	Placa STM32F103C8T6 o Bluepill.....	46
Figura 14-3:	Interfaz de configuración de los puertos en el STM32 Cube IDE y los puertos seleccionados.....	47

Figura 15-3:	Esquema de bloques del proyecto.....	47
Figura 16-3:	Esquema de bloques de lazo abierto de la planta Simulink.....	49
Figura 17-3:	Diagrama de bloques control On-Off Simulink.....	52
Figura 18-3:	Esquema de bloques del controlador y la planta.....	53
Figura 19-3:	Diagrama de flujo PID.....	55
Figura 20-3:	Diagrama de flujo PID bucle principal.....	56
Figura 21-3:	Diagrama de bloques del algoritmo híbrid.....	57
Figura 22-3:	Diagrama de flujo de la función del algoritmo híbrido.....	58
Figura 23-3:	Diagrama de flujo de la función del PID del algoritmo del predictor de Smith...58	
Figura 24-3:	Diagrama de flujo del bucle principal del algoritmo predictor de Smith.....	59
Figura 25-3:	Esquema de control PID con Anti windup.....	60
Figura 26-3:	Esquema de control del controlador difuso PD+I.....	61
Figura 27-3:	Funciones de membresía del error y cambio de error en el universo de discurso de [-1 1] y [-0.1 0.1] respectivamente.....	62
Figura 28-3:	Función de membresía de la señal PWM el universo de discurso de [0 1].....	63
Figura 29-3:	Esquema de conexiones del proyecto.....	64
Figura 30-3:	Interfaz gráfica en STMStudio.....	65
Figura 31-3:	Panel frontal en <i>LabVIEW</i> para la comunicación con el microcontrolador.....	66
Figura 32-3:	Diagrama de bloques en <i>LabVIEW</i> para la comunicación con el microcontrolador.....	66
Figura 33-3:	Interfaz gráfica de cámara térmica implementada junto con la fuente de alto voltaje para las pruebas HTRB.....	67
Figura 34-3:	Esquema de control de desconexión y conexión de equipo de pruebas térmicas diseñado en QtCreator.	68
Figura 35-3:	Esquema de conexión pruebas HTRB.....	69
Figura 36-3:	Puntos de estrés térmico al que se sometería la estructura	70
Figura 38-3:	Rango de Temperatura en el interior, resultado de temperatura en las resistencias.....	70
Figura 39-3:	Esfuerzo realizado por la estructura.....	73
Figura 1-4:	Ubicación de los sensores para el ajuste.....	72
Figura 2-4:	Placa para pruebas HTRB	86
Figura 3-4:	Estación de trabajo pruebas de estrés térmico.....	86

ÍNDICE DE GRÁFICOS

Gráfico 1-3:	Comportamiento de la planta con los componentes mecánicos de fábrica.....	41
Gráfico 2-3:	Identificación del comportamiento del horno eléctrico.....	48
Gráfico 3-3:	Modelo de la planta de primer y segundo orden.....	50
Gráfico 4-3:	Dinámica control On-Off <i>Simulink</i>	52
Gráfico 5-3:	Respuesta simulación en lazo cerrado del controlador PID.....	54
Gráfico 6-3:	Curva de control del controlador difuso.....	61
Gráfico 1-4:	Primera prueba en escalón de lazo abierto.....	73
Gráfico 2-4:	Primera prueba de seguimiento de temperatura.....	74
Gráfico 3-4:	Segunda prueba de sensores en lazo abierto.....	74
Gráfico 4-4:	Característica estática del horno ante diferentes entradas escalón.....	75
Gráfico 5-4:	Valor ajustado de temperatura con la recta de calibración.....	76
Gráfico 6-4:	Pérdidas de temperatura.....	77
Gráfico 7-4:	Pérdidas de temperatura en la carcasa de la cámara de temperatura.....	78
Gráfico 8-4:	Desempeño de controladores en varios escalones de temperatura.....	79
Gráfico 9-4:	Controlador PI implementado en LabVIEW.....	80
Gráfico 10-4:	Respuesta del sistema vs simulación en Simulink.....	81
Gráfico 11-4:	Seguimiento de consigna de temperatura del controlador PID con anti Windup.....	82
Gráfico 12-4:	Respuesta ante perturbaciones de los 2 controladores seleccionados.....	84
Gráfico 13-4:	Caída de temperatura de la planta por controlador predictor de Smith.....	85
Gráfico 14-4:	Prueba térmica para testeo de dispositivos.....	87
Gráfico 15-4:	Estrés térmico aplicado a los dispositivos durante un periodo de prueba HTRB.....	89

ÍNDICE DE ANEXOS

- ANEXO A:** Puertos de entrada y salida de los elementos de la tarjeta de desarrollo
- ANEXO B:** Puertos de entrada y salida de los elementos de la placa STM32F103C8T6
- ANEXO C:** Diagrama de flujo del controlador PID con Anti-Windup
- ANEXO D:** Placa diseñada con dispositivos para la prueba HTRB
- ANEXO E:** Funciones de conexión y desconexión de equipo de estrés térmico.
- ANEXO F:** Cámara térmica integrada al setup experimental para pruebas HTRB.

RESUMEN

Este trabajo tuvo como objetivo la adaptación de una cámara térmica mediante control de temperatura usando tarjetas de desarrollo embebido para aplicar estrés térmico en pruebas de polarización inversa en alta temperatura (HTRB) en dispositivos semiconductores de potencia. En primer lugar, se realizó un compendio bibliográfico de las soluciones de control térmico y los requerimientos en pruebas aceleradas HTRB. A continuación, se seleccionaron los elementos de *hardware* y *software* necesarios. Luego se caracterizó un horno convencional aplicando una prueba de identificación de tipo escalón en lazo abierto. A continuación, se diseñaron algoritmos de control no lineal en un régimen de operación de 150 a 200 grados celsius implementados en las tarjetas de desarrollo STM32 seleccionadas. Para la etapa de potencia se realizó un control por ciclo integral calculado por el controlador. Por otro lado, se utilizó una interfaz de comunicación HMI mediante el software computacional *LabVIEW* y *STM Studio*. Previo a la etapa de pruebas se realizó una calibración de los sensores obteniendo una medida indirecta de temperatura en los dispositivos de potencia. Posteriormente la selección del controlador se realizó mediante pruebas de rendimiento vs requerimientos de pruebas HTRB. Luego se configuró una prueba de estrés térmico sobre dispositivos MOSFETs IRF530N polarizados en inversa a 80 V a una temperatura de 180 grados celsius para evaluar el desempeño del controlador seleccionado. De acuerdo con los resultados obtenidos durante el transcurso de la prueba se concluyó que tanto el controlador y la planta operaron normalmente con bajo sobrepaso y una operación dentro del rango de temperatura con una variación de 5 grados celsius de su consigna. Finalmente se recomienda realizar las pruebas de temperatura en un adecuado espacio de trabajo y normas de seguridad.

Palabras clave: <ELECTRÓNICA DE POTENCIA>, <SEMICONDUCTORES DE POTENCIA >, <ESTRÉS TÉRMICO>, <CONTROL AUTOMÁTICO>, <CONTROL DE TEMPERATURA>, <SISTEMAS EMBEBIDOS>.



06-09-2021
1735-DBRA-UTP-2021

SUMMARY

The objective of this work was to adapt a thermal camera by controlling the temperature using embedded development boards to apply heat stress in tests of High temperature reverse bias (HTRB) in power semiconductor devices. In the first place, a bibliographic compendium of thermal control solutions and requirements in accelerated tests HTRB was performed. Next, the elements of necessary hardware and software. Then a conventional oven was characterized by applying an open loop step type identification test. Next, algorithms of non-linear control in an operating regime of 150 to 200 degrees Celsius implemented in the select STM32 development boards. For the power stage, a control was carried out by integral cycle calculated by the controller. On the other hand, a communication interface was used HMI using LabVIEW and STM Studio computer software. Before the testing stage A calibration of the sensors was carried out obtaining an indirect measure of temperature in the power devices. Subsequently, the selection of the controller was made through tests performance vs. HTRB testing requirements. Then a stress test was set up thermal over 80V reverse biased IRF530N MOSFETs at a temperature 180 degrees Celsius to evaluate the performance of the selected controller. According to the results obtained during the test, it was concluded that both the controller and the plant operated normally with low overshoot and an operation within the temperature range with a variation of 5 degrees Celsius from its set point. Finally, it is recommended to perform the temperature tests in a suitable workspace and safety regulations.

Keywords: <POWER ELECTRONICS>, <POWER SEMICONDUCTORS>, <THERMAL STRESS>, <AUTOMATIC CONTROL>, <TEMPERATURE>, <EMBEDDED SYSTEMS>.



Firmado electrónicamente por:
**NELLY MARGARITA
PADILLA PADILLA**

INTRODUCCIÓN

En un contexto actual, la electrónica de potencia está presente con un amplio rango del uso de la energía, donde se involucra potencias que abarcan desde los cinco mil megavatios hasta las decimas de vatios, obteniendo un papel omnipresente en la tecnología, puesto que los dispositivos semiconductores de potencia son subsidiarios en el manejo de la energía eléctrica. Sin embargo, estos dispositivos también son los responsables directos de la mayor pérdida en la eficiencia de la energía, esto implica que existe una degradación en los dispositivos que está relacionada con sus aplicaciones; debido a esto se considera que es la tecnología que está más expuesta a duras condiciones de trabajo, siendo la degradación por temperatura una de las principales problemáticas asociadas a estos dispositivos y devienen en el principal tema de interés para la presente investigación (Martínez-García et al. 2010).

Variadas pruebas para comprobar la fiabilidad de dispositivos semiconductores de potencia involucran someterlos a altas temperaturas, ya que no solo están sujetos a un calentamiento prolongado y gradual en su funcionamiento, si no que también son vulnerables a presentar fallos y cambios en sus parámetros DC; las pruebas de vida de almacenamiento a altas temperaturas (HTSL) y la prueba de polarización en inversa a altas temperaturas (HTRB) cubren estos aspectos y arrojan resultados precisos, ya que su monitoreo es riguroso y realizadas en condiciones adecuadas (Tosic, et al., 1995).

El uso de metodologías para pruebas aceleradas con el fin de evaluar el tiempo de vida de los dispositivos semiconductores de potencia como el HTRB o *High Temperature Reverse Bias* está estandarizado (Liangchun et al. 2010) y tiene que cumplir condiciones específicas para su aplicación. Este método hace uso de entornos controlados aplicando pruebas de estrés eléctrico y térmico durante largos periodos de tiempo. En el trabajo de (Berrones et al. 2020), se puede encontrar que el método de aplicación de estrés térmico a los dispositivos de potencia se lo hace mediante un sistema compuesto por un módulo mini calentador controlado por un microcontrolador, sin embargo, no hace mención de la estrategia de control aplicada, además de realizar pruebas en un dispositivo a la vez. Por otro lado, (Pace et al. 2013) también presenta una forma de realizar la prueba HTRB mediante una mini calentador térmico, el cual es controlado mediante un driver PID implementado en un microcontrolador AVR. En cualquier caso, la aplicación de esta prueba requiere exponer el dispositivo a temperaturas límite de su funcionamiento para estimar el tiempo

de vida del dispositivo como se puede observar en el trabajo de (Pace, et al., 2013), donde se presenta una metodología donde se implementa un estricto control de temperatura durante el estrés térmico y eléctrico logrando varios beneficios durante una prueba HTRB.

A diferencias de varios trabajos citados anteriormente donde se administra la temperatura a los dispositivos mediante el uso de una placa térmica, un horno térmico permite establecer una temperatura de forma uniforme sobre varios dispositivos a la vez por el tiempo que se realice la prueba, estos parámetros aplicados de manera equitativa permitirán realizar comparaciones más precisas sobre los dispositivos analizados dentro de una misma prueba.

Los estudios basados en el estrés térmico implican temperaturas que oscilan entre los 150 °C a 220 °C, puntos térmicos donde la electrónica especialmente la basada en silicio (Si) experimenta problemas debido a altas temperaturas en su unión interna y elevadas corrientes de fuga, mientras que los dispositivos fabricados con materiales como el carburo de silicio (SiC), el cual presenta una drástica densidad de portadores intrínseca, permite una mayor estabilidad a temperaturas más elevadas (Liangchun et al., 2010). Para el presente trabajo se opta por probar el desempeño del dispositivo con el fin de probar la aplicación de la cámara térmica a desarrollar.

Los estudios HTRB requieren altas temperaturas por tiempos prolongados, y según lo establecieron (Tosic et al., 1995) y (Yang, Castellazzi 2013) en sus investigaciones, una temperatura de 150 °C es necesario para dispositivos de silicio. (Van Brunt, et al., 2017) realizaron pruebas más exigentes utilizando temperaturas de hasta 175 °C; mientras que el trabajo realizado por (Hoffmann, et al., 2018), realizaron sus ensayos utilizando una temperatura máxima de 125 °C, pero a tiempos muchos más extensos. En estos trabajos se suministraron un V_{DS} de 110 V y un V_{GS} de 0 V. Se han encontrado también trabajos sobre investigaciones de esta temática como los de (Liangchun et al. 2010) donde se muestra un nivel de experimentación más agresivo. Dichos autores probaron elevar la temperatura hasta los 250 °C ya que buscaban determinar la degradación del dispositivo más que su fiabilidad, sin embargo, es válido elevar la temperatura de las pruebas para acelerar el resultado. Sin embargo, el presente trabajo no se enfocó en la detección de degradación si no en estudios de fiabilidad por pruebas HTRB.

Respecto al sistema de una cámara térmica, se considera que está constantemente sometido a pérdidas y perturbaciones, las principales en este caso son pérdidas por disipación de calor, debido a sus características mecánicas, como el espesor de la carcasa o el material por el cual está compuesto, mientras que los cambios más bruscos a los cuales es propenso el sistema son las perturbaciones por carga, entiéndase que en este tipo de sistemas se considera perturbación por carga a la apertura y cierre del compartimento térmico, por lo que es fundamental un control de temperatura robusto. Esto permitirá mantener la temperatura por el tiempo que dure la prueba. La eficiencia de este control también estará limitada a la lectura de los datos, de manera que se debe emplear uno o varios sensores de temperatura con características de fiabilidad y tiempo de respuesta adecuadas para el proyecto. El siguiente aspecto importante que debe ser tomado en cuenta es la uniformidad de la temperatura interna, este aspecto es cubierto por un estudio donde se demuestre la posición más adecuada de colocación y el número de las fuentes emisoras de calor. Estas características en la cámara térmica son un factor clave para los estudios de HTSL y HTRB en dispositivos semiconductores de potencia, ya que la principal propuesta de este proyecto a diferencia de placas térmicas empleadas en varios trabajos radicó en una correcta distribución de la temperatura interna de la cámara.

CAPITULO I

1. DIAGNÓSTICO DEL PROBLEMA

1.1 Antecedentes

La integración de avances tecnológicos como medio esencial del desarrollo de nuevas tecnologías, involucra un correcto desarrollo de dispositivos fiables, esto implica un estricto estudio de control de calidad que determine que el dispositivo trabaje adecuadamente, con una baja probabilidad de fallos en un determinado periodo de tiempo, descartando dispositivos que puedan provocar mayores pérdidas en la distribución y uso de la energía actual, en ciertas condiciones ambientales. El fin de estos estudios es mejorar el entendimiento del porque los componentes fallan y estimar su vida útil mediante pruebas que emulen mecanismos de falla y degradación provocadas por las condiciones de trabajo (Bajenescu, Bazu 2012). Una investigación sobre el modelo de tasa de falla en dispositivos electrónicos determinó que los efectos de la temperatura son una parte crucial en su estudio, siendo esta una variable de gran impacto sobre el dispositivo (Denson 1992).

En la industria la exposición de dispositivos semiconductores de potencia queda no solo expuestos a duras condiciones ambientales si no a temperaturas propias de su proceso, ya que estos manejan altas densidades de temperatura (Berrones et al. 2020). De forma que se crea una necesidad por parte de los fabricantes de estos componentes de probar sus dispositivos bajo las condiciones indicadas antes de introducirlos al mercado e incluirlo en procesos de desarrollo. Esta demanda aumenta con el continuo desarrollo de nuevos materiales que aumenten la complejidad, tiempos de conmutación para sistemas más veloces y miniaturización de estos nuevos dispositivos.

Actualmente el mercado esta manejado y operado por dispositivos compuestos mayoritariamente por el Silicio (Si), el cual por sí solo presenta problemas ante temperaturas de trabajo superiores a más 200 °C, sin embargo ante esta problemática se proponen nuevas aleaciones de compuestos de (Si) como el Carburo de silicio (SiC), o incluso un cambio de material como es el Nitruro de galio (GaN) con mejores factores de tolerancia térmica; sin embargo estos materiales no presentan un entendimiento de su funcionamiento como es el caso del Si, material que ha sido utilizado

durante ya varias décadas, por lo que es necesario un estudio de fiabilidad en dispositivos de nuevos materiales (Liangchun et al. 2010). Estos dispositivos se exponen a estudios de estrés térmico y eléctrico en los cuales es de importancia la observación de características como voltajes de ruptura en bloqueo (BV_{dss}), corrientes de fuga (I_{dss}), voltajes de umbral de activación (V_{th}), entre otros. Estos resultados son obtenidos a través de aplicación no solo de corrientes y voltajes en diferentes frecuencias, si no de aplicar temperatura para observar el comportamiento del dispositivo en manejo de altas fuentes de energía (Berrones et al. 2020).

1.2 Justificación aplicativa

Equipos empleados para un estudio acelerado de fallas y degradación de dispositivos electrónicos no es posible adquirirlos en el mercado local, ya que son equipos altamente especializados y deben ser importados a altos costos y ocasionalmente suelen ser muy específicos para determinadas pruebas. Por otro lado, las pruebas como polarización inversa a altas temperaturas (HTRB) que están diseñadas para determinar el tiempo de vida estimado de dispositivos electrónicos, requieren este tipo de equipos. Debido a esto, el presente trabajo antecede y facilitará el desarrollo de investigaciones tales como “Estudio de los efectos de estrés térmico y eléctrico en dispositivos semiconductores de potencia para determinar mecanismos de fallos y degradación en aplicaciones de inversores para sistemas fotovoltaicos”.

El equipo que se propone contará con actuadores térmicos para calentar el interior de una minicámara térmica, la misma que será adaptada a partir de un horno eléctrico convencional. Los actuadores serán comandados por interfaces de electrónica de potencia o drivers, los mismos que recibirán las señales de control a partir de un módulo de control digital. Dicho módulo de control será implementado en una tarjeta de desarrollo embebido como microcontroladores. Además, se implementarán sensores de temperatura al interior de la cámara térmica para captar de forma directa la variable de control, la misma que será retroalimentada al módulo de control para la corrección del punto de operación térmico del proceso de estrés que se esté llevando a cabo sobre los dispositivos semiconductores de potencia. Para esto se llevarán a cabo simulaciones asistidas por computador para identificar previamente los puntos críticos que deben ser reforzados o considerados al momento de realizar las adaptaciones necesarias para las pruebas de HTRB. Finalmente, se implementará una interfaz humano - máquina de forma computacional, la misma que servirá para visualizar las variables del proceso y la supervisión de sus variables de control.

1.3 Formulación del problema

¿De qué manera se puede realizar la implementación de una cámara térmica con control de temperatura usando tarjetas de desarrollo embebido para aplicar estrés térmico durante pruebas HTRB en dispositivos semiconductores de potencia?

1.4 Sistematización del problema

¿Cómo funcionan los procesos de control térmico aplicados a pruebas aceleradas de vida útil de dispositivos semiconductores de potencia?

¿Cuáles son los requerimientos que debe cumplir un prototipo de pruebas de estrés térmico en Dispositivos Semiconductores de potencia considerando las indicaciones estandarizadas para pruebas de HTRB?

¿Cómo se puede implementar un hardware que cumpla con los requerimientos planteados para llevar a cabo pruebas de estrés térmico en dispositivos semiconductores de potencia según la prueba estandarizada HTRB y que permita probar varios algoritmos de control de temperatura?

¿De qué manera se pueden diseñar e implementar algoritmos de control no lineal basados en el modelo de planta de la cámara térmica y régimen operación de esta, para que sean implementados en tarjetas de desarrollo embebido?

¿Cómo se evaluará el correcto funcionamiento de la cámara térmica en pruebas de estrés térmico y eléctrico HTRB, verificando el cumplimiento de los requerimientos planteados y comparando los índices de respuesta y robustez de los algoritmos de control ejecutados en tarjetas de desarrollo embebido versus un sistema computacional?

1.5 Objetivos

1.5.1 Objetivo general

Adaptar una cámara térmica mediante control de temperatura usando tarjetas de desarrollo embebido para aplicar estrés térmico durante pruebas HTRB en dispositivos semiconductores de potencia.

1.5.2 Objetivos específicos

- Establecer soluciones de control de procesos térmicos contrastando con la bibliografía reportada y relacionada a la aplicación de pruebas aceleradas sobre dispositivos semiconductores de potencia.
- Definir los requerimientos necesarios para llevar a cabo pruebas de estrés térmico en dispositivos semiconductores de potencia y relacionados a la prueba estandarizada HTRB para que sean considerados durante la fase de diseño e implementación del proyecto.
- Implementar el hardware necesario para componer una cámara térmica que cumpla con los requerimientos planteados para llevar a cabo pruebas de estrés térmico en dispositivos semiconductores de potencia según la prueba estandarizada HTRB y que permita probar varios algoritmos de control de temperatura.
- Diseñar algoritmos de control no lineal basados en el modelo de planta de la cámara térmica y régimen de operación de esta, para que sean implementados en tarjetas de desarrollo embebido.
- Examinar el correcto funcionamiento de la cámara térmica en pruebas de estrés térmico HTRB, verificando el cumplimiento de los requerimientos planteados y comparando los índices de respuesta y robustez de los algoritmos de control ejecutados en tarjetas de desarrollo embebido versus un sistema computacional.

CAPÍTULO II

2. MARCO TEORICO

En este capítulo se hace una revisión de conceptos relacionados con la temática del proyecto. Se presenta una introducción a los dispositivos semiconductores de potencia y su importancia en la industria. Además, se describe el funcionamiento del proceso de las pruebas HTRB y los requerimientos bajo los que deben implementarse. Por otra parte, se revisan conceptos sobre cámaras térmicas y control de temperatura. Así como una breve descripción de las características de los sistemas embebidos y la selección de estos.

2.1 Semiconductores de potencia

Desde que fue presentado el rectificador controlado de silicio en 1957, muchos dispositivos semiconductores han ido apareciendo según avanza la tecnología. Esto según sus características de conmutación tanto de encendido y apagado los cuales se pueden resumir en tres grupos principales: diodos, tiristores y conmutadores controlados, clasificación que se puede apreciar en detalle en la Tabla 1-2 (Kumar et al. 2020, p. 7). En campos de desarrollo como microprocesadores y memorias de semiconductores, donde existe la tendencia en la reducción de tamaño para poder integrar más elementos en un chip, se produce una reducción en los voltajes de operación de estos dispositivos. Lo cual contrasta con los requerimientos de aplicaciones donde es necesario manejar mayores densidades de energía haciendo uso de elementos de electrónica de potencia (Baliga 2010, p. 89).

Tabla 1 – 2: Características de los dispositivos semiconductores

CARACTERÍSTICA	DISPOSITIVO
Requieren señal de compuerta para encenderse.	GTO, SCR, SITH, MCT
Requieren señal de control continua	BJT, MOSFET, IGBT
Pueden mantener un voltaje unipolar	BJT, MOSFET, IGBT, MCT
Pueden mantener un voltaje bipolar	Tiristor, GTOs
Corriente bidireccional	Triac y RCT (Reverse conducting thyristor)
Corriente unidireccional	Diodo, SCR, GTO, BJT, MOSFET, IGBT, SIT, SITH, MCT

Fuente: (Kumar et al. 2020, p. 18)

Los semiconductores de potencia tienen la capacidad de soportar altos voltajes sin dejar fluir corrientes significativas en el material. Esta característica se debe a la manera en que se distribuye

el campo eléctrico dentro de la estructura del dispositivo. Su diseño está direccionado a mejorar estos requerimientos de voltaje minimizando las caídas de tensión, reducción y la disipación de potencia. Se estructuran mediante la existencia de una región de empobrecimiento entre la unión P-N, un metal semiconductor (Barrera Schottky) o una interfaz de metal-óxido semiconductor (MOS). Según el tamaño de esta región su característica de bloqueo aumenta sin embargo al mismo tiempo lo hace la resistencia interna lo que implica elevar las pérdidas. Por lo que los diseñadores tratan de optimizar ambos requerimientos en un dispositivo final (Baliga 2010, p. 92).

Dentro de este contexto para lograr una alta eficiencia en la conversión de energía mediante electrónica. Los dispositivos semiconductores de potencia cumplen un rol central como dispositivos de conmutación en varias tecnologías. Considerados el corazón de la electrónica de potencia. El estudio alrededor de estos elementos surge debido a la necesidad de optimizar diseños para nuevos circuitos en distintas aplicaciones, esto implica un campo de estudio sobre las investigaciones de estos dispositivos para mejorar la eficiencia en diseño de circuitos.

2.1.1 Áreas de investigación

Este tipo de desarrollo implica un nivel alto de complejidad debido a que los dispositivos de potencia se modifican para aplicaciones donde se requiere alta potencia y mejores velocidades de conmutación. Enfrentándose a condiciones de estrés elevadas. Desde este punto de vista los requerimientos se centran en el desarrollo de nuevas tecnologías de manufactura y sus aplicaciones se enfocan principalmente en:

- Reducir las pérdidas del dispositivo.
- Incremento del desempeño de conmutación, corriente y voltaje.
- Expansión del rango de temperatura de operación.
- Reducción de los requerimientos de circuito de control y protección.
- Comportamiento del dispositivo en caso de falla.
- Extender el tiempo de vida, robustez y eficiencia.
- Reducción de costos.

Además, las direcciones de desarrollo dentro del área se centran en el estudio de nuevos materiales semiconductores, tecnologías del chip, grado de integración y empaquetado. En este último trata de mejorar características como mejorar la disipación de calor, capacidad térmica y ciclos de potencia, optimización de las conexiones internas del diseño del chip reduciendo elementos

parásitos además de una optimización amigable del empaquetado en costos de producción que sean amigables con el medio ambiente (Mordi 2018, p. 9).

2.2 Pruebas HTRB

De sus siglas “*High temperature reverse bias*” o “Pruebas de polarización en inversa a altas temperaturas” en español es aplicada a dispositivos semiconductores de potencia. Esta prueba forma parte de un conjunto de requerimientos necesarios y obligatorios a los que una tecnología debe someterse. Estándares definidos en (Council 2013) en el sector automovilístico definen los criterios de validación para que el dispositivo forme parte de una nueva propuesta tecnológica. Por otra parte la Agencia Espacial Europea (ESA) o la *National Aeronautics and Space Administration* (NASA), hace uso de estrictos estándares para extender la vida de los dispositivos semiconductores, esto para asegurar un correcto funcionamiento durante la puesta a prueba de prototipos espaciales (Osorno et al., 2017, p. 1). En la actualidad se encuentran muchos proyectos de investigación que hacen uso de esta prueba para realizar una estimación del tiempo de vida en los dispositivos de potencia como las tecnologías a base de carburo de silicio.

El proceso por el cual un dispositivo se somete a este tipo de pruebas está pensado para acelerar los mecanismos de degradación por trabajo continuo. Activados por las condiciones térmicas y eléctricas durante una polarización en inversa del elemento semiconductor de potencia. Este proceso simula el ambiente al cual el dispositivo se somete en un funcionamiento anormal en una aplicación determinada. Por ejemplo, en sistemas de tracción en automóviles híbridos, la temperatura del líquido refrigerante durante la combustión en el motor puede elevarse arriba de los 120 °C. Entonces para proveer un margen suficiente de seguridad se asume que la temperatura en la junta del dispositivo de potencia puede alcanzar de 150 °C a 175 °C. En otras aplicaciones como la aeronáutica donde la seguridad desempeña un papel crítico, existe el concepto de cero tolerancia a fallos en los requerimientos de fiabilidad lo que hace necesario este tipo de pruebas (Weng, 2013, p. 21).

2.2.1 Estructura de la prueba HTRB

Para entender cómo se realiza el test, se toma como ejemplo el trabajo reportado en (Osorno et al. 2017). Los pasos que sigue para realizar la prueba son:

- Selección del dispositivo de prueba.

Se elige un dispositivo a probar o DUT (*Device Under Test*) que será parte del lote de una muestra aleatoria. Dependiendo de esta selección, la prueba puede resultar más o menos compleja. Se toma en cuenta características como el voltaje y corriente en inversa a una

determinada temperatura. Datos que se pueden encontrar en la hoja de datos del dispositivo (Osorno et al. 2017).

- Selección de las variables de medición

Según los requerimientos del estándar de validación se elige el (Council 2013, p. 10). Se aplica el 80% del voltaje en inversa del valor nominal del dispositivo, ver Tabla 2-2. Para la medición de la corriente en inversa se lo puede realizar mediante una resistencia shunt en serie con el dispositivo a probar. El mismo que debe funcionar independientemente del resto de dispositivos de la muestra (Osorno et al. 2017).

- Configuración del experimento

Una vez que se ha seleccionado el dispositivo y sus variables a medir, se configura el equipo para realizar la prueba, es importante asegurar una distribución uniforme de los elementos de la muestra. Para los dispositivos a probar pueden distribuirse en placas como se muestra en la Figura 1-2.

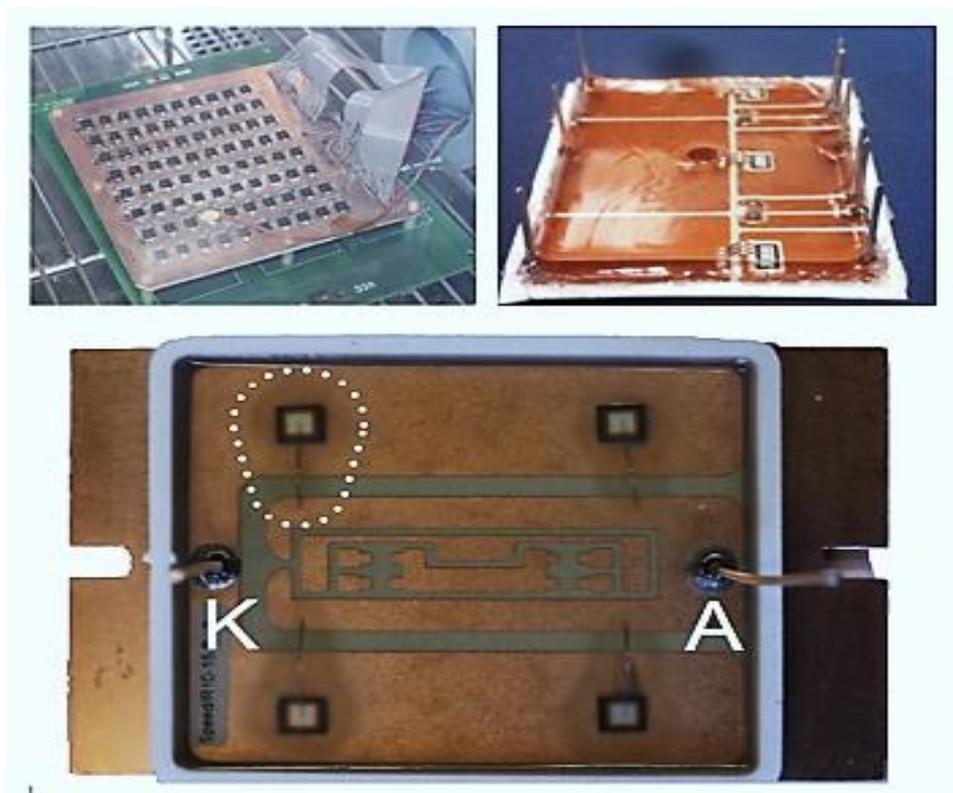


Figura 1 - 2: Placas empleadas en pruebas HTRB

Fuente: (Osorno et al. 2017; Schilling et al. 2016)

Las placas con los dispositivos y las conexiones necesarias para realizar las mediciones. Se colocan dentro de una cámara térmica tal y como se muestra en la Figura 2-2.



Figura 2 - 2: Configuración del experimento durante una prueba HRTB.

Fuente: (Osorno et al. 2017; Schilling et al. 2016).

Tabla 2 – 2: Configuración de las pruebas según estándares de validación.

<i>Prueba</i>	<i>Estandarización / Método de testeo</i>	
<i>HTRB</i>	JESD22-A108D: $T_j = 150^\circ\text{C}$, $V_{GS} = 0\text{V}$ $V_{DS} = 80\% V_{\text{nominal}}$ Duración 1000 h	IEC 60747-9:2007 y IEC 60747-8:2010: $T_{j,\text{max}} - T_{(Pv)}$ $V_{CE} \geq 0.8 V_{CE,\text{max}}$ (IGBT) $V_{DS} \geq 0.8 V_{DS,\text{max}}$ (MOSFET) $V_{GE} = 0\text{V}$ (IGBT) $V_{GS} = 0\text{V}$ (MOSFET) Duración 1000 h

Fuente: (Weng 2013)

2.2.2 *Requerimientos de los equipos*

La calidad de la prueba requiere un equipo capaz de proveer el estrés necesario para cada muestra y debe considerarse los siguientes aspectos. Los requisitos del equipamiento deben adecuarse a los siguientes parámetros para realizar la prueba (JESD22 2010).

- **Circuitería**

Los esquemas de polarización y operación deben considerar las limitaciones del dispositivo, no se debe sobre estresar o contribuir a una fuga térmica de los mismos.

El circuito para realizar la prueba debe diseñarse para limitar la disipación de potencia de tal manera que si un dispositivo falla esta potencia excesiva no debe aplicarse a otro dispositivo en la muestra.

- Montaje del dispositivo

El equipo diseñado debe ser tal que permita el montaje de los dispositivos para minimizar los efectos adversos mientras los dispositivos están bajo tensión.

- Fuentes de energización y señales

Los instrumentos usados para configurar y monitorear las fuentes de voltaje y de señales, deben estar bien calibrados y proveer una estabilidad a largo plazo.

- Temperatura

El ambiente de la cámara debe ser capaz de mantener una temperatura de consigna con una tolerancia de variación de ± 5 °C dentro de la misma, mientras las partes son energizadas y des energizadas.

2.2.3 Duración de las pruebas

La duración de la prueba debe adecuarse a los objetivos del experimento. Una gran cantidad trabajos donde se la aplica se rigen al estándar AEC- Q101, donde se recomienda hacer pruebas que duren entre 500 y 1000 horas para validar un dispositivo a 175°C y 150 °C respectivamente. Sin embargo, como se resume en la Tabla 3-2 existe una variedad de experimentos donde esta duración es variable y puede ir desde 0.28 horas e incluso mayor a 1000 horas. Esto debido a que algunos estudios se enfocan a un sobre estrés de la muestra para provocar fallas destructivas en los dispositivos (Schilling et al., 2016, p. 1). Por otra parte, existen metodologías como la propuesta por (Pace et al., 2017, p. 2), donde se varía la temperatura en intervalos de duración de la prueba donde hay que tomar en consideración si el dispositivo falla durante el desarrollo de la misma. Se determina por lo tanto que el rango de horas se establece por consideración del investigador. No obstante, la temperatura máxima reportada en la mayoría de pruebas ronda en los 200 °C, esto según la revisión bibliográfica en relación con la prueba HTBR.

Tabla 3 – 2: Configuración de los experimentos reportados en distintos trabajos donde se realizar la prueba HTRB.

Trabajo	Dispositivo	Voltaje Inversa [V]	Temperatura [°C]	Periodo horas
(P. Fiorenza et al. 2020)	4H-SiC MOSFETs	600	140	2160
(Azam et al. 2020)	GaN MOS- HFETs	150	150	0.28
(Patrick Fiorenza et al. 2020)	4H-SiC MOSFETs	150	140	2160
(Jouha et al. 2020)	SiC MOSFETs – Gen2 y Gen3	980 y 735	150	624
(Jacquemont, Wong, Goh 2020)	MOSFET	80	180	500 y 1000
(Palanisamy et al. 2020)	SiC MOSFET	960	150	0.28
(Severino et al. 2020)	4H-SiC MOSFET	520	140	30
(Gendron-Hansen et al. 2020)	SBDs and MOSFETs	2640	175	168
(Tang et al. 2020)	4H-SiC JBS	1200	25 a 200	168

Fuente: (Schilling et al. 2016)

2.2.4 Esquemáticos para pruebas en DUT.

La selección de parámetros para una prueba HTRB y diseño de una placa dependerán del dispositivos de prueba o DUT (*Device Under Test*) es característico emplear dispositivos semiconductores de potencia comerciales de los cuales se tienen bien definidos sus dimensiones, compuestos por SiC (Carburo de Silicio) son aptos para este tipo de pruebas ya que presentan buenas características en desempeño por su ancho de banda y rápidas respuestas de conmutación, los cuales son analizados en (Yang y Castellazzi, 2013). La determinación de parámetros para los dispositivos se realiza mediante el diseño del esquema para la polarización de compuerta y la medición del V_{TH} el cual se muestra en la Figura 3-2.

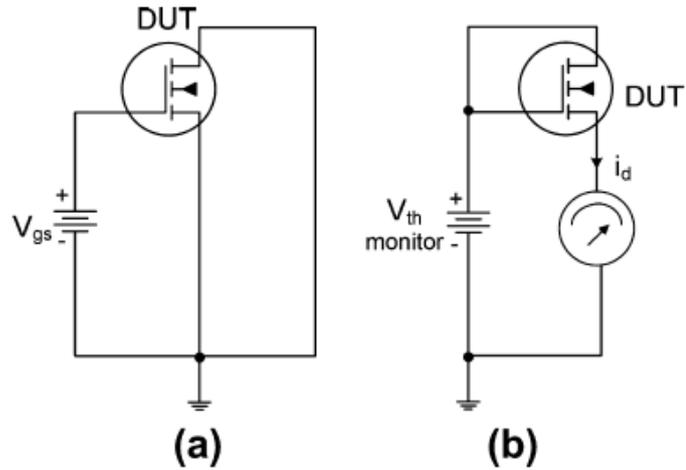


Figura 3 - 2 (a) Polarización de compuerta; (b) Medición de V_{TH} .

Fuente:(Yang, Castellazzi 2013)

Para la realización de la prueba se realiza una polarización en inversa con el fin de medir la corriente de fuga en los dispositivos de manera que se pueda determinar un porcentaje de falla para la toma de valores se toma como referencia el diseño presentado en el esquemático de la Figura 4-2.

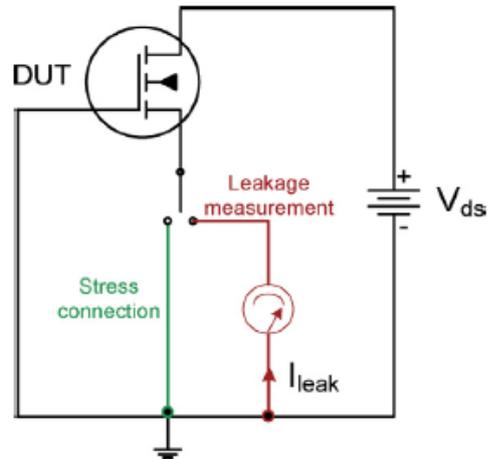


Figura 4 - 2 Esquema de polarización en inversa para pruebas HTRB.

Fuente:(Yang, Castellazzi 2013)

2.3 Cámaras de temperatura

En el contexto de este proyecto, una cámara térmica u horno térmico es un dispositivo que permite generar y mantener el calor a una temperatura determinada. Descrita brevemente, consta de un espacio delimitado por paredes térmicas diseñadas para aislar la temperatura exterior y una compuerta con alta resistencia térmica. Acorde al campo de aplicación esta cuenta con un método que permita interactuar o no con la temperatura exterior ya sea una abertura o mediante un ventilador. Según su aplicación esta puede constar de un sistema de refrigeración o un sistema que genere alta temperaturas, o también de un ventilador interno que permita la circulación del aire frío o caliente en su interior. Esta característica dependerá mayormente de las dimensiones de la cámara evitando fluctuaciones de temperatura y manteniéndola uniforme. Estas características pueden permitir a la cámara variar entre temperaturas bajas y altas (Reed, 1982).

2.3.1 Tipos de cámaras térmicas

La clasificación de las cámaras térmicas está determinada por su aplicación, estas se resumen en la Tabla 4-2 y a partir de esta clasificación se pueden enumerar un sin número de funciones.

Tabla 4 – 2: Tipos de cámaras de temperatura

<i>Tipo</i>	<i>Rango de temperatura</i>	<i>Función</i>	<i>Características</i>
<i>Congelador</i>	-19°C a 3°C	permite templar o mantener temperaturas bajas	Está provista de un material aislante, un químico refrigerante y un mecanismo que controle su temperatura
<i>Térmica ambiental</i>	20°C a 25°C	Su aplicación está dada para la conservación de organismos por lo que también es común un mecanismo que regula la humedad interna, así como un sistema que mida y controle la temperatura	Constan de una cubierta tipo plástica, estas cámaras constan de placas térmicas de baja potencia y un ventilador el cual permite el intercambio de temperatura con el exterior
<i>Hornos</i>	150°C a 230°C	Empleadas para la elaboración de alimentos hasta la confección de materias para uso industrial.	Constan de un aislamiento con resistencia térmica, usualmente de tipo eléctrico o a gas y un sistema de control de temperatura.

Fuentes:(Reed 1982; Solís Bustamante 2019).

Según la clasificación que se muestra en la Tabla 4-2 un horno consta de un aislamiento con resistencia térmica ya que están diseñados para generar y tolerar altas temperaturas. Además, cuentan con un sistema de calentamiento usualmente de tipo eléctrico o a gas y un sistema de control de temperatura. Estas cámaras son utilizadas comercialmente desde la elaboración de alimentos hasta la confección de materias para uso industrial (Solís y Bustamante, 2019).

Uno de los hornos eléctricos más conocidos son los hornos diseñados con resistencias donde el calentamiento puede ser de manera directa o indirecta. Mediante métodos de radiación, convección o combinados (Gonzaga et al. sin fecha). Este tipo de hornos son muy comunes encontrar en el mercado están aquellos que están diseñados para procesos de tratamiento industrial que tienen características distintas y los que son utilizados para la cocción de alimentos. Esto debido a la uniformidad del calor que estos requieren en todo el espacio de la cámara.

2.4 Medición de temperatura

La temperatura es uno de los parámetros más importantes y comunes dentro de un proceso o sistema de la industria, por lo que los métodos y exactitud de su medición varían considerablemente (Fluke 2011).

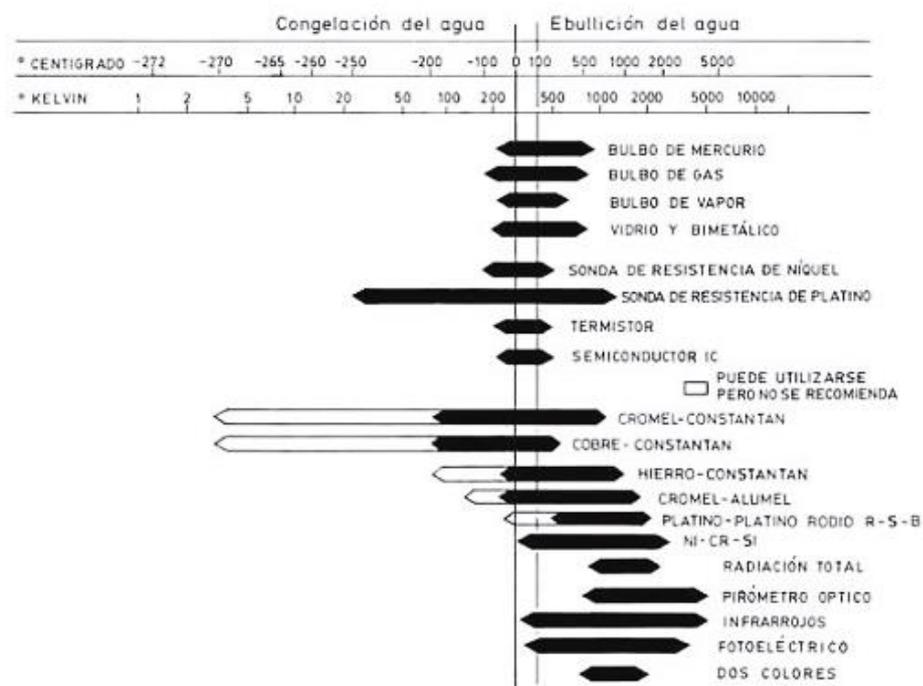


Figura 5 - 2. Elementos y rangos de medición de temperatura.

Fuente: (Creus 2011, p. 253).

Se puede medir la temperatura tomando en cuenta diferentes parámetros físicos, como el volumen o estado en el que se encuentre el material a ser medido, ya sea sólido líquido o gaseoso. Como se puede ver en la Figura 5-2 los parámetros de medición difieren según el método empleado y estos a su vez tienen diferentes formas de indicar la temperatura. De esta manera existen materiales utilizados para ser implementados con sistemas electrónicos, ya que varían en su resistencia dependiendo la temperatura a la cual son expuestos. Componentes que pueden ser conductores (sondas de resistencia) y semiconductores (termopar) (Creus, 2011).

2.4.1 Métodos de medición

A menudo la medición de temperatura requiere un grado de exactitud que es logrado mediante ajustes que se deben realizar dependiendo de parámetros externos al proceso. Esta parte del método se llama calibración. La medida debe ser tomada un método de medición de temperatura diferente al tomado como referencia, existen métodos alternos que requieren hornos o congeladores los cuales se conoce su temperatura y se debe introducir el termómetro para comprobar la temperatura, este método requiere colocar el termómetro en el centro de la cámara.

Una vez tomado calibrado el sensor este debe tener una clara referencia del objeto a medir en caso de ser un líquido se debe considerar que este debe ser sumergido a una profundidad mínima, de manera estimada se recomiendan de 4 a 6 pulgadas de profundidad al ser sólidos se deben tomar en cuenta que el sensor debe estar lo más próximo posible al objeto a ser medido, si se toma en cuenta que están separados la medición debe ser tomada después de un tiempo de estabilización, a mayor distancia este el sensor del objeto mayor será este tiempo (Fluke 2011).

2.4.2 Tipos de sensores

Como se aprecia en la Tabla 5-2 se puede variar la exactitud del sensor con el fin de obtener un costo más conveniente según el criterio de selección que requiera la aplicación según su medición, pero un factor importante que también se debe tomar en cuenta es el tipo de señal que nos dará el sensor para determinar la temperatura.

Tabla 5 - 2. Relación costo vs exactitud de sensores de temperatura

Detalle	Intervalo de temperatura	Exactitud	Costo
Termopares de metal noble (Tolerancias especiales)	R, S: -50°C a 1760°C	+/-0.6°C	Med
Termopares de metal base (Tolerancias especiales)	B: 0°C a 1820°C	+/- 0.25%	Baja
	E: -270 °C a 1000°C	+/- 1°C	Baja
	J: -210°C a 1200°C	+/- 1.1°C	Baja
	K: -270°C a 1370°C	+/- 1.1°C	Baja
	N: -270°C a 1300°C	+/- 1.1°C	Baja
	T: -270°C a 400°C	+/- 10.5°C	Baja
PRT y SPRT	Industrial: -80°C a 480°C	+/- 0.05 - 0.1°C	Baja – Med
	Referencia: -200°C a 660°C	+/- 0.001 – 0.02°C	Med – Alta
	Alta temp: 0°C a 1000°C	+/- 0.01 – 0.02°C	Med - Alta
Termistores de precisión	0 °C a 100°C	+/- 0.002°C	Med

Fuente: (Fluke 2011).

2.4.3 Termocupla / termopar

Al hablar de termopar nos referimos al efecto Seebeck descubierto en 1821, su efecto consta en medir la corriente que circula por dos metales de características distintas unidos por una junta denominada fría, ya que mantienen distintas temperaturas. Aquí encontramos la unión del efecto Peltier producido por la absorción de calor en esta unión fría y el efecto Thomson el cual libera calor por acción de la circulación de una corriente por un conductor. Si se realiza una unión en cruz de dos materiales distintos obtenemos una relación, la cual al abrir y cerrar el interruptor del material ponemos medir una f.e.m. proporcional a la temperatura.

Los tipos de termopares más comunes son: E, T, J, K, R, S, N. Estas letras representan el material por el que están compuestos y el rango de temperatura al cual pueden ser sometidos obteniendo una curva de tensión lineal (Creus 2011).

2.5 Control del sistema

En la literatura existe un amplio estudio en base a la característica de linealidad de los sistemas. Esto se hace debido a que, desde el punto de vista analítico, se han desarrollado muchas herramientas matemáticas que permiten estudiar con gran detalle este tipo de sistemas. De esta manera se logra que los controladores desarrollados a partir de esta teoría resulten mucho más cómodos de estudiar, especialmente en sistemas o SISO. Sin embargo, el uso de estos tiene un rango limitado de aplicación en procesos de varias entradas y varias salidas (MIMO) o que su característica de comportamiento no lineal no permita la implementación de estos para lo cual que se hace uso de estrategias de control más avanzadas que permitan cubrir de mejor manera los requerimientos que estos sistemas exijan. Desde un enfoque más real, los sistemas no son lineales en todo su rango de operación. Por lo que a menudo se opta por linealizarlos en un rango de operación.

2.5.1 Modelamiento de sistemas

La representación de sistemas no lineales como modelos lineales es posible, sin embargo, requiere aproximaciones matemáticas, lo cual dependiendo la planta que se intenta representar, no siempre se logra representar su conducta real, sino más bien una aproximación del sistema. La representación de un sistema en un modelo matemático puede ser propuesta de muchas maneras diferentes, y su identificación es determinada por sus entradas y salidas, el resultado es un modelo semejante al sistema real parametrizado (Zadeh, 1962).

2.5.2 Identificación del sistema

El primer requerimiento para implementar un controlador consiste en realizar el proceso de identificación de la planta, para este propósito existe una gran cantidad de técnicas, la más conocida es la respuesta al escalón donde se realiza un modelo genérico de una planta de primer orden. Como se puede observar en la Figura 6-2 el sistema tiene características que se pueden medir experimentalmente y se pueden conceptualizar en la ecuación (7-2).

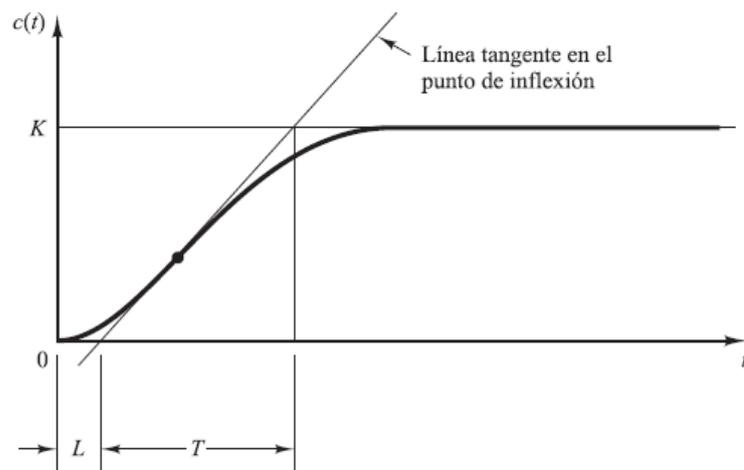


Figura 6 - 2. Respuesta al escalón de un sistema térmico, se caracteriza por ser de primer orden.

Fuente: (Ogata 2010, p. 569)

$$y(\infty) = \lim_{s \rightarrow 0} sY(s) \quad (1-2)$$

$$Y(s) = G(s)U(s) \quad (2-2)$$

$$Y(s) = \frac{G(s)}{s} = \frac{K}{s(Ts + 1)} \quad (3-2)$$

$$\lim_{s \rightarrow 0} V_{rms} \frac{K}{s(Ts + 1)} = T_{\max}^{\circ} \quad (4-2)$$

$$y(t) = K(1 - e^{-\frac{t}{T}}), t = T \quad (5-2)$$

$$y(t) = K(1 - e^{-1}) = 0.632K \quad (6-2)$$

$$G_p(s) = \frac{Ke^{-\theta s}}{Ts + 1} \quad (7-2)$$

Mediante las expresiones definidas en (1-2) a (7-2), obtenemos el método analítico para la rápida identificación de una planta de primer orden este método extrae las características de una función de transferencia aproximada en el tiempo continuo.

2.5.3 Control On-Off

Este mecanismo en una realimentación implica una acción de control de encendido y apagado máxima y mínima, esto cada vez que el error presente un valor positivo o negativo de acuerdo con la ecuación (8-2).

$$error = \begin{cases} error_{\max}, & si \quad e > 0 \\ error_{\min}, & si \quad e < 0 \end{cases} \quad (8-2)$$

Se puede observar que la variable de control se define como una acción cuando el error presenta un cruce por cero, este método de control es considerado el más simple y el que más suele presentar oscilación en su implementación (Aström, Hägglund 2009, p. 4).

2.5.4 Controlador PID

Estos controladores son aplicados una gran cantidad de sistemas. Particularmente donde el modelo de la planta no se conoce es donde el control PID resulta muy útil (Ogata 2010, p. 567). A través del tiempo desde que fue planteado este se ha adaptado continuamente al cambio permanente de la tecnología. Debido a esto este algoritmo se puede implementar a partir de unas pocas reglas así, como también estudiarse de manera analítica en expresiones simplificadas (Aström, Hägglund 2009, p. 67).

$$u(t) = K_c \left(e(t) + \frac{1}{\tau_i} \int_0^t e(\tau) d\tau + \tau_d de(t) \right) \quad (9-2)$$

Como se puede observar en la ecuación (9-2) del controlador PID, la señal de control $u(t)$ es el resultado de realizar tres operaciones sobre la señal de error y luego sumarlas. Cada uno de estos términos cumplen un objetivo de control en la respuesta del sistema en lazo cerrado. Donde K_c , T_i y T_d son constantes las cuales pueden ser determinadas a partir de métodos analíticos y experimentales, denominado este proceso sintonización del controlador como se puede encontrar en (Aström y Hägglund 2009, p. 167; Ogata, 2010, pp. 568-589).

2.5.5 Windup

Una de las características a tomar en cuenta en ciertos sistemas es la saturación de una variable de proceso. Lo cual hace que el sistema adopte características no lineales, provocando que el lazo realimentado se rompa haciendo que el sistema opere en lazo abierto. Este fenómeno es especialmente crítico cuando existe un término integral como se muestra en la Figura 7-2, se observa como la señal de control u sigue aumentando respecto a la señal de control real u_{out} mientras la variable de proceso no puede llegar al punto de consigna asignado.

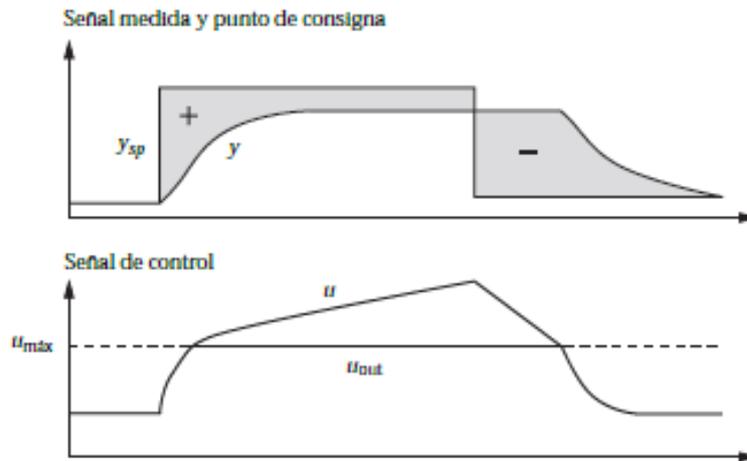


Figura 7 - 2. Efectos de no linealidad provocado por el efecto *windup*.

Fuente: (Aström, Hägglund 2009)

Esto hace que el controlador reduzca el nivel donde se elimina el error. Este efecto también puede ocurrir por mal funcionamiento del equipo o grandes perturbaciones. La manera de tratar de eliminar este efecto es mediante la limitación sobre el punto de consigna en cuanto a su variación. Logrando que la salida del controlador no alcance el límite del actuador. Otra forma se hace mediante la inhibición del término integral cada vez que se satura la salida (Aström, Hägglund 2009, pp. 81-82).

2.5.6 *Predictor de Smith*

El atraso de una señal es una adversidad presente en muchos sistemas de tipo industrial, estos se presentan debido a distintos factores y su principal acción sobre la señal es un desplazamiento en el tiempo, esta acción es considerada una limitación al momento de implementar un sistema de control sobre una planta que presente un dominio del atraso muy significativo, mientras que en otros sistemas este efecto puede ser despreciado. En plantas donde este domina es necesario la aplicación de un controlador robusto, esta respuesta puede ser controlada gracias al predictor de Smith, descrito brevemente el predictor trabaja como una aproximación la cual predice la señal futura con su atraso y corrige el error de la acción de control en sistemas con atraso dominante. En términos de control es importante considerar que el retardo de un sistema introduce una fase negativa reduciendo la frecuencia crítica del sistema y su margen de fase, limitando la ganancia y la velocidad de respuesta del sistema.

El predictor de Smith es un sistema propuesto en 1957, presentado como un compensador de tiempo muerto y uno de los más empleados en la industria gracias a su fácil implementación y cuyas principales desventajas radican en que su implementación no es posible en sistemas inestables o con integradores, también presenta una baja robustez ante perturbaciones, para poder

controlarlo se debe implementar variaciones especiales como el modelo predictor de Smith filtrado.

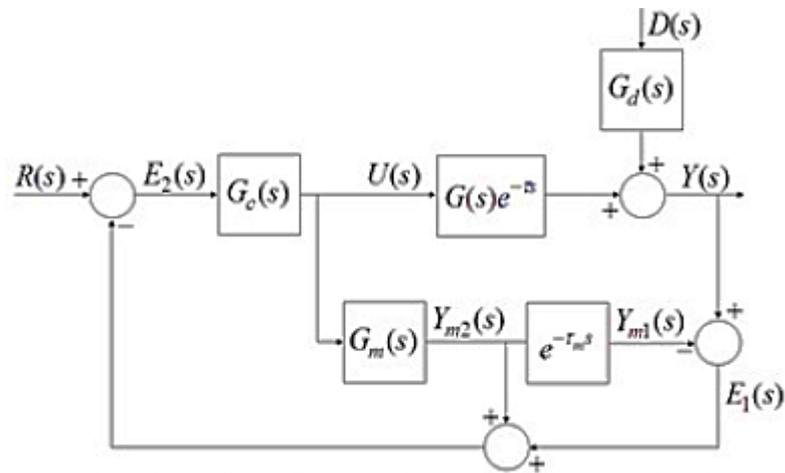


Figura 8 - 2. Diagrama de bloques del predictor de Smith.

Fuente: (González et al. 2010)

Como se puede ver en la Figura 8-2 se presenta el diagrama de bloques de la estructura clásica del predictor de Smith; esta se puede dividir en varios bloques la planta ($G(s)$), el controlador ($G_c(s)$), la perturbación ($G_d(s)$) y el predictor ($G_m(s) \cdot e^{-\tau_m s}$). Los componentes de la planta están integrados por la planta, el actuador y el atraso del sistema. El controlador puede ser un controlador convencional PID, la perturbación en la salida pueden ser errores de medida interferencias y ruido. El predictor está conformado por la planta sin el retraso y su retraso en bloques separados, la salida de la planta sin el retraso $Y_{m2}(s)$ se sumará con la diferencia del atraso del sistema $Y_{m1}(s)$ y la suma de la salida del sistema propio de la planta más la perturbación $Y(s)$, el error del sistema se calculara con la diferencia de este resultado y la entrada del sistema $R(s)$ (González et al. 2010).

$$\frac{Y(s)}{R(s)} = \frac{G_c(s)G(s)e^{-\tau s}}{1 + G_c(s)G(s)} \quad (10-2)$$

$$\frac{Y(s)}{D(s)} = \left(1 - \frac{G_c(s)G(s)e^{-\tau s}}{1 + G_c(s)G(s)} \right) G_d(s) \quad (11-2)$$

De la Figura 8-2 también podemos obtener las funciones de transferencia características en la ecuación (10-2) y (11-2) las cuales corresponden a la función de transferencia del sistema y la

función de transferencia en función de la perturbación con el fin de poder obtener la estabilidad relativa del sistema en relación con la perturbación.

2.5.7 Síntesis de controladores PID

Este tipo de controladores se obtienen en base al análisis del modelo de la planta y un comportamiento deseado en lazo cerrado ver ecuación (12-2). Para su diseño se hace uso de modelos genéricos de plantas de primer y segundo orden. Representadas como funciones de transferencia de los cuales se derivan los parámetros del controlador PID.

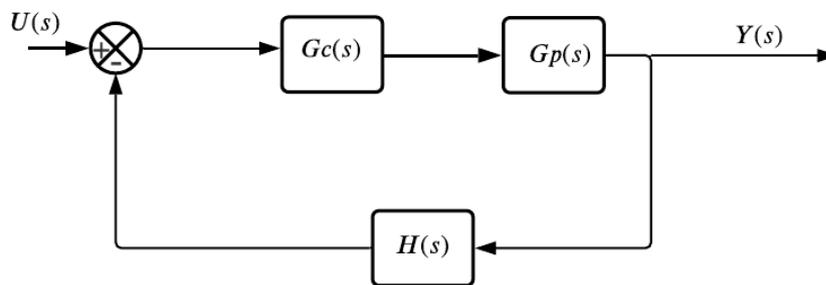


Figura 9 - 2. Esquema de control en lazo cerrado del proceso

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

La derivación del controlador de forma analítica se hace a partir de la función de transferencia en lazo cerrado de la planta a controlar según la ecuación (13-2).

$$T(s) = \frac{Y(s)}{U(s)} = \frac{G_c(s).G_p(s)}{1+G_c(s).G_p(s)} \quad (12-2)$$

$$G_c(s) = \frac{T_d(s)}{G_p(s)(1-T_d(s))} \quad (13-2)$$

a) Derivación del controlador para el modelo de primer orden con retardo.

$$G_p(s) = \frac{Ke^{-\theta_p s}}{\tau s + 1} \quad (14-2)$$

$$T_d(s) = \frac{e^{-\theta_c s}}{\tau_c s + 1} \quad (15-2)$$

Reemplazando la expresión (14-2) y (15-2) en la ecuación (13-2) obtenemos la ecuación (16-2) en función del tiempo muerto para luego reemplazar el retardo mediante una aproximación con su serie de Taylor de primer orden obteniendo una versión simplificada en la ecuación (17-2), para derivar en las aproximaciones de los parámetros de un controlador PID de las ecuaciones (18-2) y (19-2) donde τ_c es un tiempo de diseño mayor al τ_1 del sistema.

$$G_c(s) = \frac{\tau_1 s + 1}{K(\tau_c + 1 - e^{-\theta_p s})} \quad (16-2)$$

$$e^{-\theta_p s} = 1 - \theta_p s \quad (17-2)$$

$$G_c(s) = K_p + K_i \frac{1}{s} \quad (18-2)$$

$$K_p \approx \frac{\tau}{K(\tau_c + \theta_p)} \quad (19-2)$$

$$K_i \approx \frac{K_p}{\tau}$$

2.5.8 Control difuso

El control por lógica difusa ofrece una alternativa de diseño de controladores mediante el uso de lingüística basada en el conocimiento de un experto. El cual se encarga de la decisión y creación de una base de conocimiento o de variables *fuzzificadas* con lo cual el dispositivo de cómputo transforma, mediante el uso de operaciones de inferencia difusas en sus correspondientes señales de control, que serán aplicadas posteriormente al sistema o planta mediante un proceso denominado *defuzzificación*.

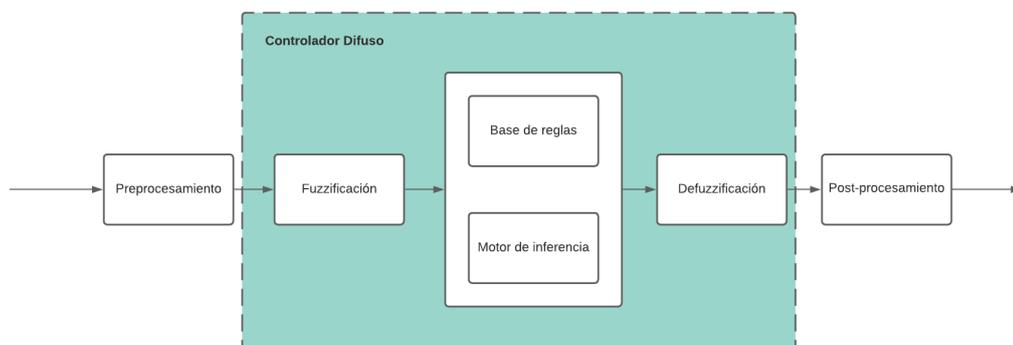


Figura 10 - 2. Componentes de un controlador difuso del tipo Mamdani.

Fuente: (Jantzen 2013, p. 71).

Existen muchas propuestas de diseños de controladores difusos uno de los más comunes es el diseño de controladores mediante el método de Mamdani que tiene una estructura como se puede ver en la Figura 10-2. Además, pueden ser implementados en diferentes configuraciones como se observa en la Figura 11-2. Dependiendo del tipo de arquitectura seleccionada estos pueden variar sus entradas y salidas. Un revisión detallada del diseño de controladores difusos con estructuras PID se puede encontrar en (Jantzen, 2013).

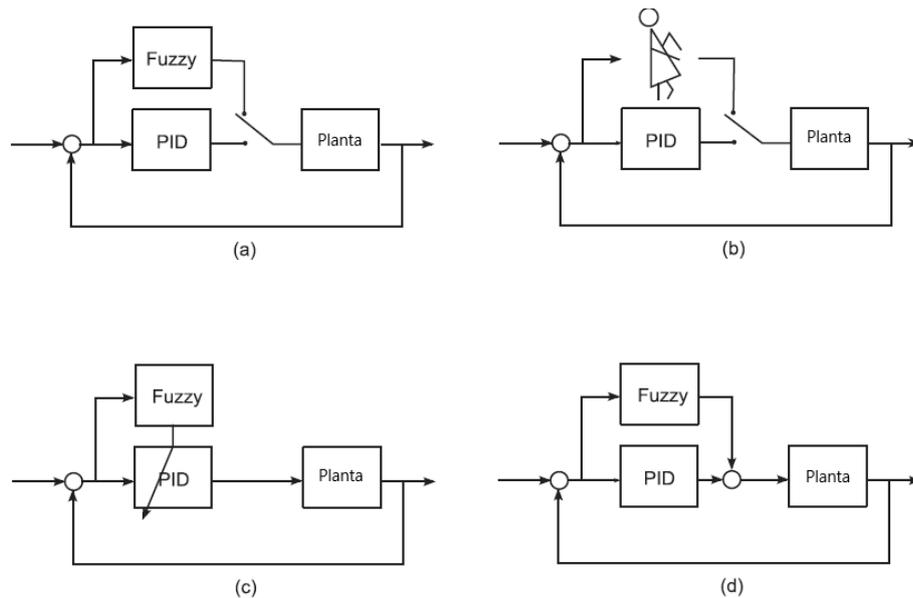


Figura 11 - 2. Configuraciones de un controlador difuso. Difuso reemplaza al PID (a), reemplaza al operador (b), ajusta los parámetros del PID (c) y complementa al controlador PID (d).

Fuente: (Jantzen 2013, p. 232).

El conocimiento de controladores lineales PID permite el desarrollo de estrategias de control difusas análogas que parten del diseño del controlador lineal convencional que luego se reemplazan con un equivalente difuso. Este proceso genera un controlador no lineal que finalmente necesita sintonizarse mediante un ajuste de ganancias (Jantzen 2013, p. 86).

Controlador PD+I difuso

Este tipo de controlador se presenta en el esquema de la Figura 12-2 el cual está compuesto de un PD difuso más una acción integral para eliminar el error en estado estacionario.

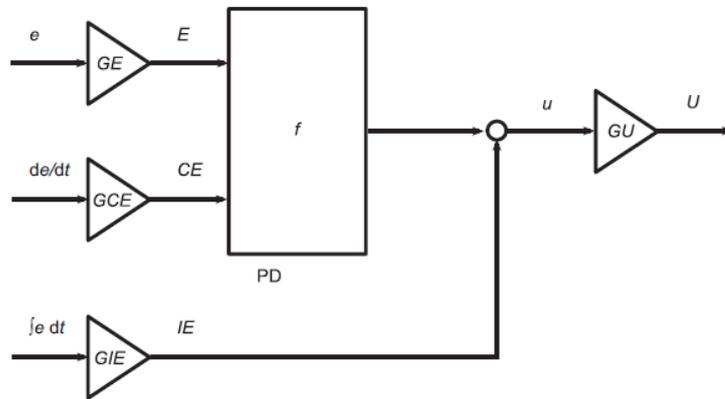


Figura 12 – 2. Esquema de un controlador PD+I difuso.

Fuente: (Jantzen 2013, p. 91)

Donde el error integral $IE = GIE \int e dt$ es proporcional a la acumulación del error previo, en tiempo discreto se puede aproximar mediante una sumatoria. La acción de control de la ecuación (32-2) es una ecuación no lineal sin embargo para propósitos de aproximaciones para el diseño se lo hace mediante la ecuación (33-2) con la condición de que GE no sea cero y encontrar una relación con los parámetros de un controlador PID de las ecuaciones 20-1 a 25-1 (Jantzen 2013, p. 91).

$$U(n) = \left[f(GE * e(n), GCE * \Delta e(n)) + GIE \sum_{j=1}^n e(j)T_s \right] * GU \quad (20-2)$$

$$U(n) \approx \left[GE * e(n) + GCE * \Delta e(n) + GIE \sum_{j=1}^n e(j)T_s \right] * GU \quad (21-2)$$

$$U(n) \approx GE * GU * \left[e(n) + \frac{GCE}{GE} * \Delta e(n) + \frac{GIE}{GE} \sum_{j=1}^n e(j)T_s \right] \quad (22-2)$$

$$GE * GU = K_p \quad (23-2)$$

$$\frac{GCE}{GE} = T_d \quad (24-2)$$

$$\frac{GIE}{GE} = \frac{1}{T_i} \quad (25-2)$$

Las ecuaciones (23-2), (24-2) y (25-2) sirven como referencia inicial para la sintonización de este controlador difuso cuando se implemente en el sistema real.

2.5.9 Robustez del controlador

Los sistemas de control diseñados mediante técnicas donde se conoce el modelo de la planta y controladores, así como también de los parámetros que son constantes, siempre se representarán de forma imprecisa en la realidad del sistema debido a un cambio de parámetros, retardos, cambios en el punto de operación, ruido de medida, perturbaciones o dinámicas no consideradas. La robustez asegura si el sistema exhibe el comportamiento esperado aun cuando exista incertidumbre de manera significativa en el modelo de la planta. Como se muestra en la Figura 13-2, las perturbaciones que podrían afectar el sistema $N(s)$ ruido del sensor, $D(s)$ perturbación no considerada, y la planta $G(s)$ no considerada en el modelo o cambio de parámetros. Los cuales pueden afectar significativamente el comportamiento del sistema (Dorf, Bishop, 2011, p. 911).

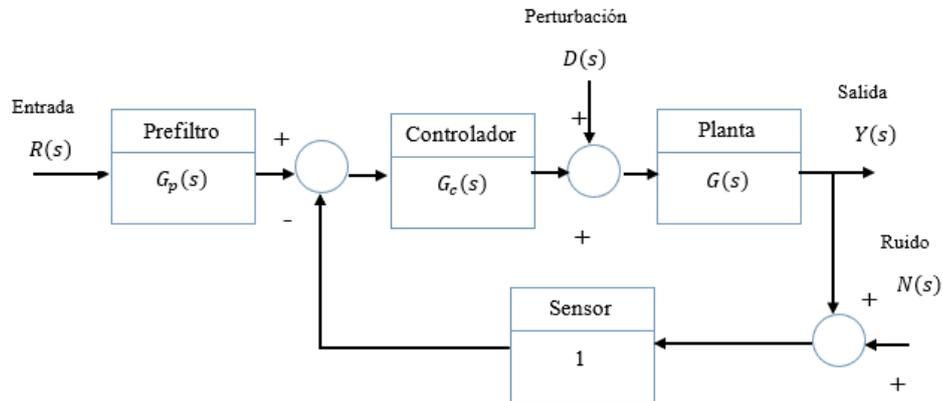


Figura 13 - 2. Esquema de bloques de un control robusto.

Fuente: (Dorf, Bishop 2011).

2.5.10 Controlador AC/AC por ciclo integral.

Para la interfaz de potencia es necesario aplicar un controlador que permita transferir la energía eléctrica en energía térmica, debido a que los sistemas térmicos poseen una alta inercia en la variable de temperatura el controlador por ciclo integral es adecuado en muchos casos para tal aplicación.

$$V_{0rms} = V_{s rms} \cdot K \quad (26-2)$$

$$K = \frac{n}{n + m} \quad (27-2)$$

En la ecuación (26-2), el voltaje de salida depende de la constante K la cual en este caso será la señal enviada por el controlador hacia el actuador, esta señal K está definida por la ecuación (27-2), donde n representa el número de ciclos que el controlador permanece encendido y m es el número de ciclos que el actuador permanece apagado, de esta manera se puede regular la potencia que se envía a la planta.

2.5.11 Control por computador

La capacidad computacional y los costos de los dispositivos hacen posible que la mayor parte de controladores sean implementados en estas plataformas. Sin embargo, es necesario tener en cuenta que este tipo de sistemas por lo general son del tipo digitales, donde se introduce el concepto de muestreo de una señal analógica proveniente de sensores. Lo cual puede resultar en un problema comparado con las implementaciones analógicas. Esto debido a que se introduce un

retardo en el lazo con el controlador. Para implementar un control de manera ideal es recomendable seguir el siguiente flujo de proceso como se puede observar en la Figura 14 -2 (Aström y Hägglund, 2009, p. 443)

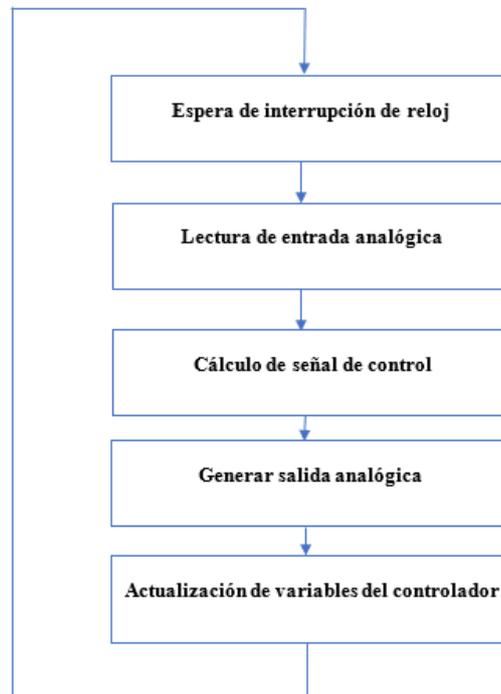


Figura 14 - 2. Esquema de implementación de un controlador en una arquitectura computacional.

Fuente: (Aström, Hägglund 2009)

Además de tomar en cuenta efectos como el *aliasing* mediante el uso de filtros como el Butterworth, y un proceso de discretización si es tal el caso, así como también especificaciones de modos manual y automático que requiera el proceso como se presenta en (Aström y Hägglund, 2009, pp. 445-450).

2.6 Tarjetas de desarrollo embebido

Son el resultado de la combinación de elementos de *software* y *hardware* de computadora. Los cuales junto a dispositivos mecánicos o de otra clase, cumplen un papel fundamental en el diseño de gran variedad de productos electrónicos. Cada año las capacidades y características de estos sistemas aumentan en su complejidad. Esto debido a la exigencia que las aplicaciones a las cuales están destinados (Peckol ,2019, p. 39).

En el mercado es posible encontrar una gran variedad de este tipo de tarjetas. Además, es común que el diseñador trate de ejecutar toda implementación de proyectos con la selección de la misma tarjeta de desarrollo. Debido a esto, suelen ignorarse análisis de posibles soluciones y delimitaciones del problema a tratar. Lo cual puede provocar que el dispositivo final no satisfaga los requerimientos planteados, una posible extensión del plazo que estaba previsto o un desperdicio de recursos. Por tal motivo es recomendable hacer una valoración de las características que estos sistemas pueden ofrecer para una posterior evaluación de las tarjetas a utilizar en el proyecto (González y Urrego, 2008).

2.6.1 Características de tarjetas de desarrollo embebido

Si bien hay un sinnúmero de requisitos que estas tarjetas pueden cumplir es posible distinguir dos principales, estos son: la confiabilidad y eficiencia. Debido a que son dispositivos que generalmente se destinan a interactuar con variables del entorno. La confiabilidad es una característica muy importante para tomar en cuenta, debido a que está conectada con el mundo físico. Son un factor clave en aplicaciones donde la variable de control cumple un rol crítico en el funcionamiento general del sistema (Peckol 2019, p. 18).

Fiabilidad. - este factor mide la probabilidad de que el sistema no fallará, para lo cual, se trata de disminuir el riesgo al mínimo. Considerando que el riesgo se incrementa con la transición de la microelectrónica a una escala más pequeña como lo es la nanoelectrónica. Aun cuando el progreso de los procesos tecnológicos en manufactura de dispositivos electrónicos se enfoca en mejorar este factor, no sucede necesariamente en los dispositivos de gran escala construidos a partir de estos. Esta paradoja fue formulada por el ITRS en 2009, la cual evidencia que aumentar complejidad a un sistema mediante la microelectrónica no necesariamente mejora el factor de fiabilidad del mismo (Peckol 2019, p. 18).

Mantenibilidad. - La probabilidad de que el sistema embebido falle en un periodo de tiempo. Se puede determinar de tal manera que se puede realizar las siguientes tareas (Peckol 2019, p. 18).

- Corregir defectos y sus causas.
- Reparar o reemplazar cualquiera de sus componentes.
- Prevenir un funcionamiento inesperado.
- Maximizar el tiempo de vida.
- Adecuarse a nuevos requerimientos.
- Adecuarse a un nuevo entorno.

Seguridad. - Propiedad de una tarjeta de desarrollo para mantenerse en operación normal o anormalmente. Sin que esto signifique un riesgo humano o el entorno. Además, dentro de este parámetro también se toma en cuenta que el dispositivo debe tener que proveerse de protecciones contra posibles daños intencionados o no intencionados del dispositivo, es decir una tolerancia a fallos (Peckol, 2019, p. 18).

Eficiencia. - Es una característica que muestra el desperdicio de recursos tras la implementación del dispositivo. En otras palabras, mide que tan bien se usa los recursos para realizar una tarea determinada. En general la eficiencia es un concepto medible de forma cuantitativa. Se puede mencionar algunas métricas que se toman en cuenta en los dispositivos embebidos:

- Energía.

Una tarjeta debe ser energéticamente eficiente al momento de realizar una tarea programada. Los cálculos que se realizan al interior del dispositivo consumen energía a medida que los requerimientos computacionales sean mayores en la aplicación.

- Eficiencia en tiempo de ejecución.

Es necesario realizar los cálculos necesarios para consumir el mínimo de recursos y sin usar más de los necesarios para una tarea.

- Tamaño del código.

Si las tareas a ejecutar deben ser en tiempo real. Un código muy grande hará que el sistema de procesamiento se ejecute más lento que uno pequeño.

- Peso.

Si la portabilidad es algo a tomar en cuenta es un parámetro para considerar, incluso puede afectar si la tarjeta se tiene que montar sobre un sistema móvil.

- Costo.

Las restricciones dependen de los requerimientos de la aplicación. No es recomendable sobredimensionar si la tarea no lo exige, a menos que, se prevea funcionalidades futuras a ser implementadas (Peckol, 2019).

2.6.2 Especificaciones de Hardware y Software

Las plataformas de desarrollo embebido tienen características muy variadas, y pueden ser empleadas en distintas aplicaciones a considerar. Como se puede observar en la Tabla 6-2, se disponen de las características las tarjetas de desarrollo *Arduino*. Además, se puede encontrar en la Tabla 7-2 características de los microcontroladores de 32 bits de STM32. Un análisis de la selección de un microcontrolador se puede encontrar con detalle en (Perales Esteve, Barrero, Toral 2016).

2.6.3 Tipos de tarjetas de desarrollo embebido basadas en microcontroladores

En el mercado existe una gran cantidad de tarjetas de desarrollo embebido. Según las características de la aplicación se puede elegir una u otra opción que pueda cubrir las necesidades que se requieran. La capacidad de procesamiento de este tipo de tarjetas depende de la tecnología de la que están diseñados. En el caso de los microcontroladores de 8 bits estos poseen una capacidad reducida de cómputo en comparación a los de 32 bits. Lo de 8 bits resultan adecuados para pequeños proyectos con requerimientos mínimos de implementación. Sin embargo, los dispositivos basados en 32 bits poseen una mejora respecto a la velocidad de procesamiento debido a que poseen la capacidad de procesar más instrucciones por reloj en comparación con los de 8 bits.

Tabla 6 – 2: Microcontroladores en tarjetas de desarrollo de Arduino en el mercado.

Microcontrolador	Puertos (I/O)	Canales Entrada analógica	Memoria Flash	SRAM	EEPROM	Velocidad Reloj
ATmega328P	14 (4 para salida PWM)	6	32 KB	2 KB	1 KB	16 MHz
ATmega32u4	20	12	32 KB	2.5 KB	1 KB	16 MHz
Intel Curie	14 (4 PWM)	4	196 KB	24 KB		32 MHz
ATmega2560	54 (15 PWM)	6	256 KB	8 KB	4 KB	16 MHz
ATSAMD21G18, 32-Bit ARM Cortex MO+	20	6, 12	256 KB	32 KB	-	48 MHz
AT91SAM3X8E	54 (12 PWM)	12	512 KB	96 KB		84 MHz
ATmega32U4		12	32 KB	2.5 KB	1 KB	16 MHz
ATMega328	14 (4 PWM)		32 KB	2 KB	1 KB	16 MHz
SAMD21G18, ARM Cortex-MO+		6				48 MHz
ATtiny85	3	1	8 KB	512 KB	512 KB	8 MHz
ATmega168 or ATMega328V	14	6	16 KB	1 KB	512 KB	8 MHz

Fuente: (Perales Esteve, Barrero, Toral 2016).

Uno de los fabricantes de microcontroladores es *ST Microelectronics* que posee una amplia gama de microcontroladores especialmente diseñados para aplicaciones de mayor nivel de integración, lo cual lo hace adecuado en muchas aplicaciones especialmente industriales donde que requieran mayores capacidades en cuanto a características de desempeño.

Como se puede observar en comparación con la Tabla 6-2 y la Tabla 7-2 se puede notar una gran diferencia en cuanto a la capacidad de procesamiento que estos poseen respecto a los también conocidos *Arduino*. Los cuales están basados en su gran mayoría en los microcontroladores de *Microchip Atmel*.

Tabla 7 – 2: Características de microcontroladores de 32 bits de *STMicroelectronics* de la serie F1 y F4.

<i>Producto</i>	F_{CPU} [MHz]	Flash [Kbytes]	RAM [KB]	Ethernet IEEE1588	2xCAN	Camera	SDRAM	DualQuad-SPI	SAI	SPDIF RX	Chrom - ART	TFT LCD	MIPI DSI
<i>STM32F469</i>	180	512K 2056K	384	●	●	●	●	●	●		●	●	●
<i>STM32F429</i>	180	512K 2056K	256	●	●	●	●		●		●	●	
<i>STM32F427</i>	180	512K 2056K	256	●	●	●	●		●		●		
<i>STM32F446</i>	180	256K 512K	128		●	●	●	●	●	●			
<i>STM32F407</i>	168	512K 1024K	192	●	●	●							
<i>STM32F405</i>	168	512K 124K	192										
<i>Producto</i>	F_{CPU} [MHz]	Flash [Kbytes]	RAM [KB]	RUN current uA	STOP current uA	Package	FSMC	QSPI	DFSDM	DAC	TRNG	DMABatch	USB 2.0
<i>STM32F401</i>	84	128K 512K	96	128	10	3x3							●
<i>STM32F410</i>	100	64K 128K	32	89	6	2.553x 2.579				●	●	BAM	-
<i>STM32F411</i>	100	256K 512K	128	100	12	3.034x 3.22						BAM	●
<i>STM32F412</i>	100	512K 1024K	256	112	18	3.653x 3.651	●	●	●		●	BAM	LPM
<i>STM32F413</i>	100	1024K 1536K	320	115	18	3.951x 4.039						BAM	LPM
<i>Producto</i>	F_{CPU} [MHz]	Flash [Kbytes]	RAM [KB]	USB 2.0	USB 2.0 FS	FSMC	CAN 2.0B	3phasetimr	IS	SDIO	Ethernet	HDMI	
<i>STM32F100</i>	24	16 512	4 32			●		●				●	
<i>STM32F101</i>	36	16 1M	4 80			●							
<i>STM32F102</i>	48	16 128	4 16	●									
<i>STM32F103</i>	72	16 1M	4 96	●		●	●	●	●	●			
<i>STM32F105</i>	72	64	64	●	●	●	●	●	●				
<i>STM32F107</i>		256											

Fuente: (Noviello 2017).

CAPÍTULO III

3 MARCO METODOLÓGICO

En este capítulo se detalla el método utilizado para el desarrollo del proyecto. Se hace uso de la caracterización de los elementos de hardware y software, así como los elementos necesarios para su posterior implementación, como modelos de la planta a controlar y algoritmos de control derivados de un análisis y diseño del controlador. Finalmente se elaboraron esquemas de conexión y diagramas del dispositivo final.

3.1 Método utilizado

En el primer capítulo del presente trabajo se buscó obtener un compendio que sustente la propuesta de una cámara térmica para el estudio de fiabilidad de dispositivos empleando estrés térmico, para lo cual se ha seguido el proceso del esquema de la Figura 1-3.



Figura 1 - 3. Fases de investigación del proyecto.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

La primera fase emplea el método analítico el cual busca una apropiada descripción del proceso a seguir para efectuar pruebas de estrés térmico en dispositivos semiconductores de potencia para la validación de su fiabilidad, esta fase emplea un completo análisis tanto del proceso y de sus características, así como también de sus requerimientos.

La segunda fase emplea el método analítico en el cual se desglosa la naturaleza del experimento de estrés térmico y permite tener una idea clara de cada una de las partes del estudio y determinar los factores clave en el experimento para obtener los resultados deseados.

La tercera fase emplea un método sistemático. El cual busca la comprensión del proceso y sus requerimientos e integrar los elementos más adecuados para la implementación de la cámara

térmica mediante un compendio de resultados y evidencias obtenidas. Cumpliendo con los objetivos del presente trabajos planteados en el apartado introductorio del Capítulo II.

En el presente capítulo se describen las etapas de diseño descritas en la Figura 2–3, las cuales conforman el sistema de la cámara térmica con control de temperatura. Para cubrir las características de control de temperatura de las pruebas HTRB. Mediante el uso de tarjetas de desarrollo embebido para aplicar estrés térmico en dispositivos semiconductores de potencia.



Figura 2 - 3. Estructura del diseño e implementación de proyecto.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

3.2 Establecimiento de requerimientos

El proyecto consta principalmente de una cámara de horno térmico con retroalimentación de temperatura sobre la cual se aplicó el control en lazo cerrado. Se realizó el montaje de los elementos eléctricos, lo cual permitió cumplir con los requerimientos para el proyecto. Los requerimientos se establecieron con el objetivo de obtener los mejores resultados posibles en pruebas HTRB o similares. De manera que:

- Debe contar con un aislamiento que ayude a mantener la temperatura interna ante perturbaciones externas y evitar que el sistema oscile fuera de los rangos permisibles de la prueba HTRB.
- El rango de trabajo de temperatura para su funcionamiento podrá ser configurado mediante una conexión a un sistema computacional, el cual permite realizar una configuración del rango de temperaturas, desde una mínima de 25 °C hasta una máxima

de 200 °C, el cual acorde al estudio previamente realizado está dentro la prueba de fiabilidad de dispositivos semiconductores de potencia.

- Se diseñará e implementará interfaces de control y monitoreo por computador para el almacenamiento de la variable de temperatura durante el transcurso de la prueba mediante conexión USB.
- Se implementará un control de seguridad de apagado automático en caso de desconexiones con los otros equipos dentro de la prueba HTRB.
- El sistema de control deberá asegurar una temperatura en los dispositivos de potencia con oscilaciones no mayores de ± 5 °C en su estado estacionario que puedan afectar la integridad de la prueba HTRB.

3.2.1 Selección de los componentes de la planta

Mediante el estudio realizado previamente y con el fin de cumplir con los objetivos planteados en el capítulo 1 se seleccionaron los componentes para cada una de las partes del sistema, los cuales se especifican a continuación.

3.2.1.1 Cámara térmica.

Para el propósito de adecuación como cámara térmica se ha conseguido un horno eléctrico de tipo comercial mostrado en la Figura 3-3. Con el cual se busca mantener condiciones de temperatura que puedan variar desde los 25 °C hasta un máximo de 200 °C. Para posteriores análisis al horno seleccionado se lo denominará también planta.



Figura 3 - 3. Horno eléctrico seleccionado para la adecuación experimental.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

El horno tiene una capacidad de 20 litros, sus dimensiones internas son de 470 x 375 x 225 mm de alto, ancho y profundidad respectivamente. Además, está compuesto de una estructura de acero

galvanizado. Cuenta con cuatro resistencias térmicas distribuidas internamente que proporcionan la fuente de calor distribuida uniformemente dentro de la cámara, como se muestra en la Figura 4-3.



Figura 4 - 3. Interior de la cámara térmica.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Con un multímetro *Proskit MT-1232* se realizó una medición de las resistencias internas, cuyos valores se muestran en la Tabla 1-3.

Tabla 1 – 3: Valor de las resistencias térmicas del horno comercial.

<i>ELEMENTOS</i>	<i>VALOR Ω</i>
<i>R1</i>	9.0
<i>R2</i>	9.8
<i>R3</i>	9.5
<i>R4</i>	9.5

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

El siguiente paso para la caracterización de la planta fue evaluar la dinámica con sus componentes de fábrica. Para los cual se tomaron mediciones con los sensores de temperatura implementados y cuyos valores se indica en el Gráfico 1-3. Los datos de temperatura fueron adquiridos por medio de termocuplas tipo k y su módulo de linealización MAX6675. Los mismos que fueron procesados por la tarjeta de desarrollo STM32f429ZI a un tiempo de muestreo de 1 segundo. Para luego exportarlos y tratarlos en el procesador de datos gráfico *OriginPro 2018*.

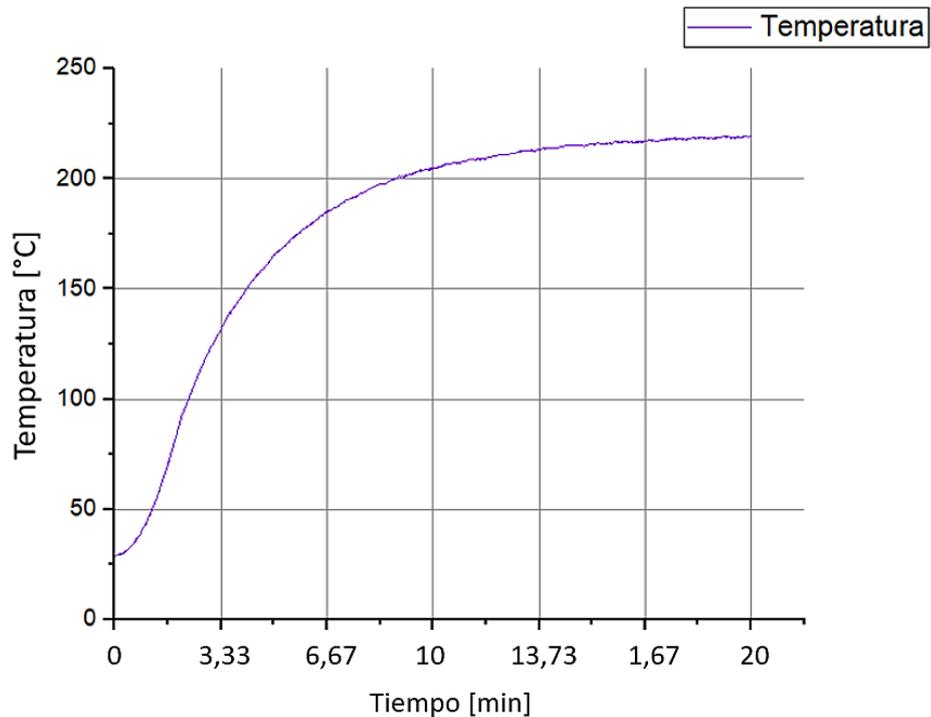


Gráfico 1 – 3. Comportamiento de la planta con los componentes mecánicos de fábrica.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Como se puede observar en el Gráfico 1-3, el comportamiento de la temperatura obtenida con la medición se aproxima a la respuesta de un sistema de primer orden. Además de no presentar cambios bruscos de temperatura hasta el establecimiento. La ganancia de temperatura va desde aproximadamente 25 °C hasta los 220 °C. Temperatura que es la máxima permitida ya que el horno cuenta con los componentes de control electromecánicos de fábrica que regulan la temperatura máxima en el interior, los mismos que se componen de un temporizador y *switch* térmico.

3.2.1.2 Actuador

Para enviar la señal de control a las resistencias se emplea dos tipos de actuadores. Que constan de un módulo de relés electromecánicos de cuatro canales como se muestra en la Figura 5-3 y un relé de estado sólido el cual se muestra en la Figura 6-3. Dispositivos que permiten adaptar la salida del microcontrolador para controlar la potencia en las resistencias térmicas.



Figura 5 - 3. Módulo de relés de cuatro canales.

Realizado por: Oscar Condo, Juan Morejón, 2020.

En la Figura 5-3 se muestra el módulo de relés mecánicos de 4 canales, los cuales cuentan con una señal de activación de 3 a 5 VDC. La tolerancia de corriente máxima es de 10 A a 250 VAC, además de tener tiempos de conmutación de 10 ms de subida y 5 ms de bajada.



Figura 6 - 3. Relé de estado sólido.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

En la Figura 6-3 se muestra el relé de estado sólido el cual demanda una señal de activación de 3 a 5 VDC, y soporta una corriente máxima de 40 A y 380 VAC además de tener tiempos de conmutación de 8.3 ms.

3.2.1.3 Sensores de temperatura

La medición de temperatura es uno de los aspectos más importantes para el proyecto. Una buena medición es crucial en el sistema de control. Para lograrlo se optó por el uso de termocuplas tipo K del tipo de la Figura 7-3. Con el fin de tener un mejor control de la temperatura interna de la cámara se trabajó con dos termocuplas en el interior de la cámara. Para propósitos de calibración se tomó como referencia una termocupla tipo K de la Figura 8-3 que viene como accesorio de un multímetro FLUKE 289.



Figura 7 - 3. Termocupla tipo k.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Como se puede ver en la Figura 7-3 la termocupla tiene una cubierta metálica especial que la hace tolerante a temperaturas de hasta 1300 °C. La longitud es de 36.5 cm y sus valores de operación son de 3.3 V a 5 V con una corriente de 50 mA, su rango de medición es de 0 °C a 1024 °C y una resolución de 0.25 °C.



Figura 8 - 3. Termocupla tipo K integrada como accesorio en multímetro Fluke 289.

Fuente: (Fluke 2011)

La termocupla de la Figura 8-3 posee un conector estándar tipo banana cuyo rango de medición esta entre los $-40.0\text{ }^{\circ}\text{C}$ a $260.0\text{ }^{\circ}\text{C}$. La precisión varía en un rango de $\pm 2.2\text{ }^{\circ}\text{C}$ o el 2 % (Fluke 2011) .

La principal desventaja de las termocuplas tipo K es su no linealidad en función de la temperatura. Para poder trabajar con una señal linealizada con este tipo de termocuplas se trabajó con un módulo de temperatura MAX6675, el cual se muestra en la Figura 9-3, este módulo es adecuado para trabajar específicamente con este tipo de termocuplas y obtener una señal de temperatura con una resolución de 12 bits.



Figura 9 - 3. Módulo MAX6675.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Este módulo cuenta con un protocolo de comunicación SPI de 16 bits la cual se muestra en la Figura 10-3, dicho formato de comunicación permite tener una resolución de la temperatura de 12 bits de la temperatura medida.

BIT	Bit no utilizado	12 bits de lectura de temperatura											Conexión de la termocupla	ID	Estado	
Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

Figura 10 - 3. Protocolo de comunicación SPI modulo MAX6675.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

La señal del protocolo de comunicación se muestra en la Figura 11-3, para la transferencia de datos de temperatura, este módulo limita la medición de temperatura de 0 °C hasta los 1 024 °C el cual sigue siendo más que adecuado para su implementación en la cámara térmica.

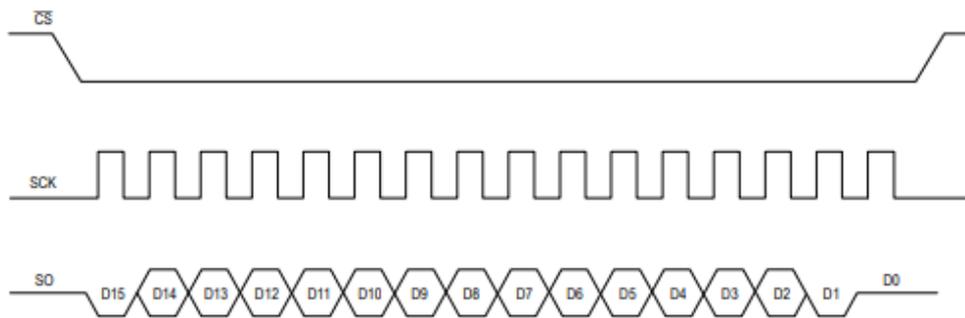


Figura 11 - 3. Protocolo de comunicación SPI modulo MAX6675.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

3.2.1.4 Tarjetas de desarrollo

Como se indica en la Tabla 5-2 del capítulo anterior, para la selección de la tarjeta se realizó una comparación que justifica el uso de la tarjeta de desarrollo STM32F429ZI *Discovery* la cual se muestra en la Figura 12-3 y la placa STMF103C8T6 *blue pill* la cual se muestra en la Figura 13-3, estas tarjetas de desarrollo fueron implementadas independientemente la una de la otra.

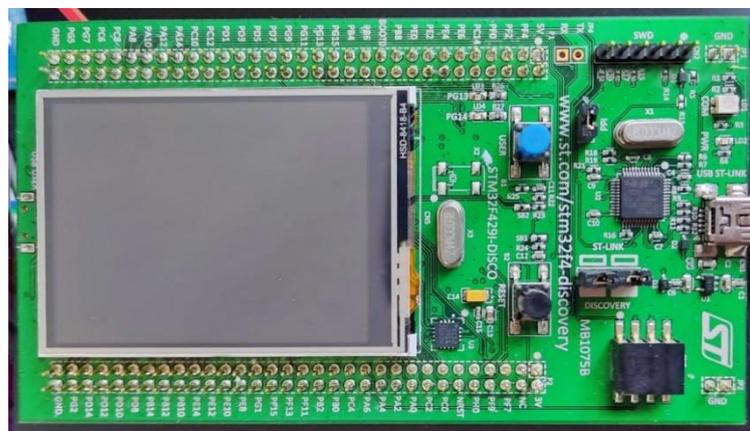


Figura 12- 3. Tarjeta de desarrollo STM32F429ZI.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

La tarjeta STM32F429ZI cuenta con una gran capacidad de procesamiento debido a su arquitectura de 32 bits, características que han sido tomadas en cuenta previamente para determinar la mejor tarjeta según las Tablas 6-2 y 7-2. Las características del procesador de la tarjeta STM32F429ZI, así como los puertos de conexión a los distintos elementos se puede observar en el Anexo A.

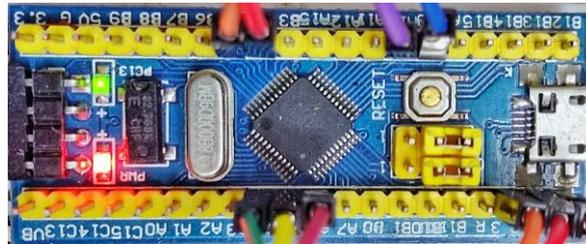


Figura 13-3. Placa STM32F103C8T6 o *Bluepill*.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

La tarjeta mostrada en la Figura 13-3 corresponde a STM32F103C8T6 y cuenta con características aceptables en cuanto a su capacidad de procesamiento debido a su arquitectura de 32 bits, además de ser asequible a muy bajo costo; la configuración de sus puertos se observa en el Anexo B. Para la programación se la hace a través del entorno de desarrollo STM32Cube-IDE en lenguaje C. Entorno que posee una interfaz gráfica para una rápida configuración de los puertos y módulos del microcontrolador de la tarjeta de desarrollo como se muestra en la Figura 14-3.

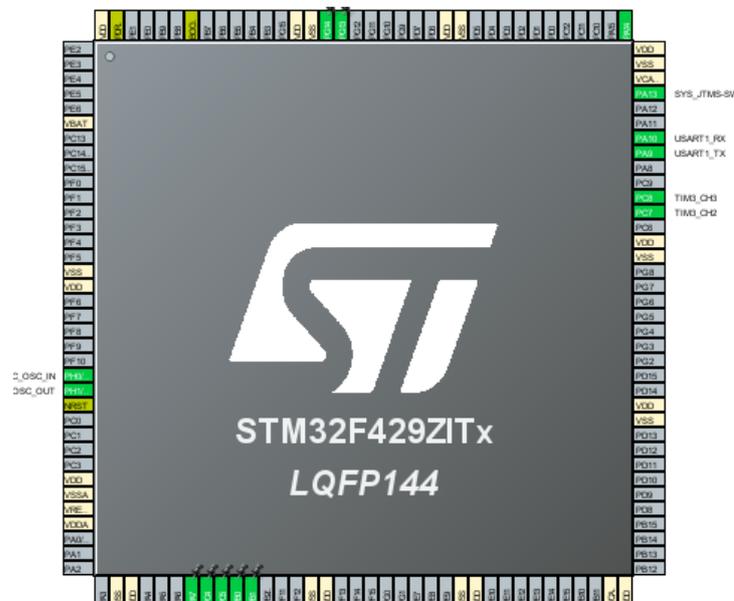


Figura 14 - 3. Interfaz de configuración de los puertos en el STM32 Cube IDE y los puertos seleccionados.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

3.3 Diseño

En esta etapa de diseño se muestran los módulos que conforman cada una de las partes del proyecto y sus conexiones. Con el fin de sintetizar el método de comunicación entre los módulos y desarrollar el proceso de la implementación con la configuración de cada una de sus partes.

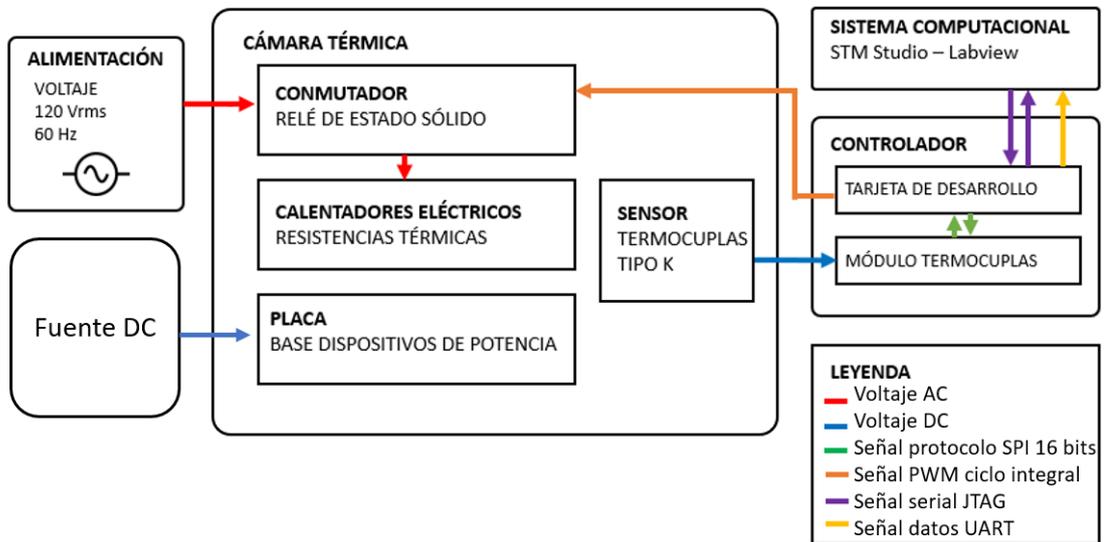


Figura 15 - 3. Esquema de bloques del proyecto.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Como se puede observar en el esquema de la Figura 15-3 el sistema de la cámara térmica está compuesto de 4 partes principales: la alimentación, la planta, el controlador y el sistema computacional, las conexiones de estas se pueden apreciar en la leyenda del esquema.

3.3.1 Identificación de la planta modificada

El funcionamiento de la planta indicaba que opera entre rangos de temperatura ambiente hasta 250 °C, limitado por dispositivos de control electromecánicos que realizan su desconexión al llegar a altas temperaturas o mediante temporización. Para la identificación de la planta se retiraron estos componentes y se aplicó un escalón de 120 V_{RMS}. La respuesta de la planta ante este escalón en lazo abierto se evidencian los datos obtenidos en el Gráfico 2-3.

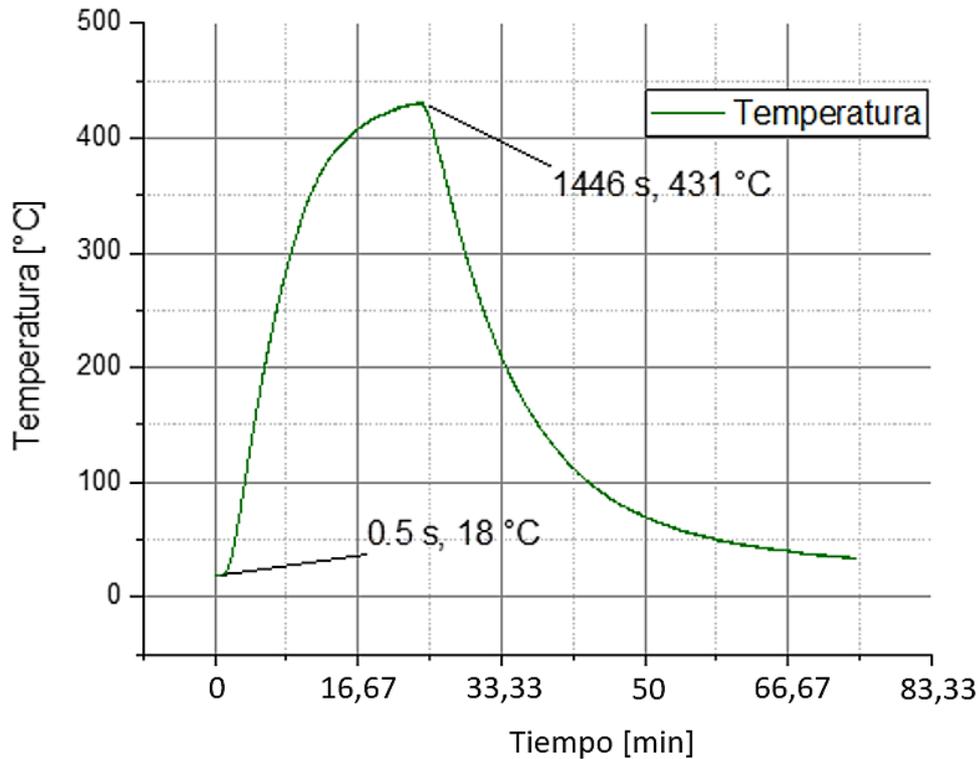


Gráfico 2 – 3. Identificación del comportamiento del horno eléctrico.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Como se observa en el Gráfico 2-3 la respuesta del sistema al escalón en lazo abierto es posible observar la dinámica real de la planta. Mediante el método gráfico se puede notar que el estado estacionario se alcanza a los 25 minutos y que su temperatura máxima está cerca los 445 °C. También se aprecia la curva de enfriamiento que presenta la planta. Esta medición del enfriamiento se realizó apagando el dispositivo y midiendo el tiempo que tarda en llegar a la temperatura ambiente. El tiempo que tarda fue de 75 minutos aproximadamente determinándose que las pérdidas de temperatura son aceptables. Sin embargo, este comportamiento se puede mejorar añadiendo aislamiento adicional que permita conservar mejor el calor dentro de la cámara.

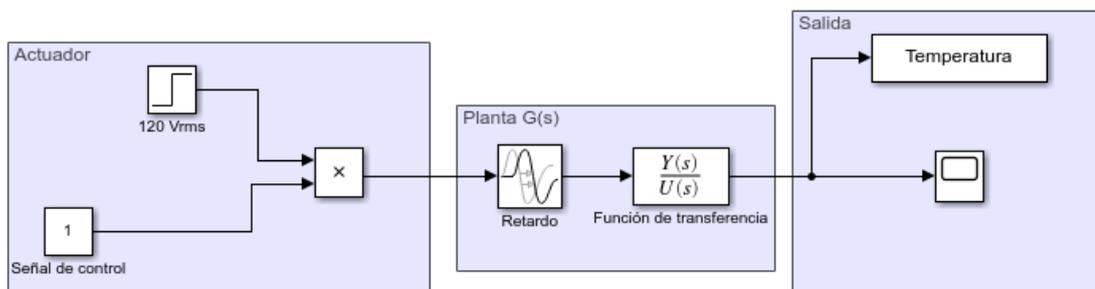


Figura 16 – 3. Esquema de bloques de lazo abierto de la planta *Simulink*.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Una vez obtenidos los datos de la planta y exportados a *MATLAB* se procesan con la herramienta *System Identification* con el fin de obtener una función de transferencia característica de la planta. La estructura obtenida se muestra en el diagrama de bloques de la Figura 16-3, y con los datos del Gráfico 2-3 se obtuvo la función de transferencia mostrada en la ecuación (1-3) donde se caracteriza la dinámica de la planta.

$$G(s) = \frac{3.708}{394s + 1} e^{-98s} \quad (1-3)$$

Luego de normalizar los datos y en base a los modelos obtenidos se muestra su comportamiento ante una entrada escalón unitario en el Gráfico 3-3.

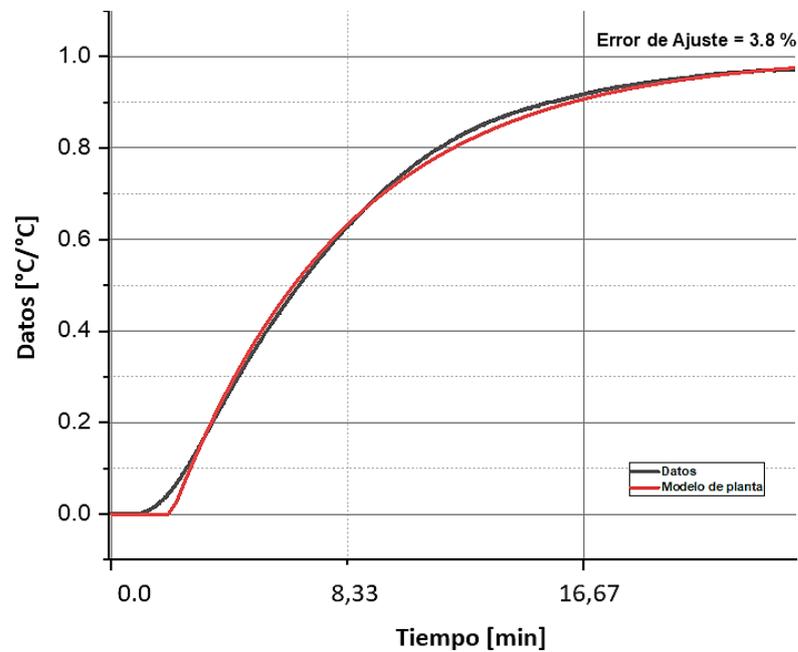


Gráfico 3 - 3. Modelo de la planta de primer orden.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

3.3.2 Diseño del controlador

Previo a la implementación de los controladores es necesario realizar una serie de pruebas en base al modelo de la planta mediante el uso de simuladores en un software como *MATLAB* para los ajustes de los parámetros del controlador.

3.3.2.1 Diseño a partir del modelo de planta.

Para el diseño del controlador se toma en cuenta los datos obtenidos en el Gráfico 2-3, ya que al ser un sistema térmico este tiene un comportamiento no lineal presentando un retraso dominante. Para diseñar el controlador de la planta se hace uso de la función de transferencia de primer orden definida en la ecuación (1-3) como una aproximación del sistema real. Como se demuestra en el desarrollo de las ecuaciones (2-3) a (7-3) es posible obtener los parámetros en tiempo continuo.

$$U(s) = \frac{120}{s} \quad (2-3)$$

$$y(\infty) = 445 \quad (3-3)$$

$$\lim_{s \rightarrow 0} \frac{120sK}{s(Ts + 1)} = 445 \quad (4-3)$$

$$K = 3.708 \quad (5-3)$$

$$T = 394 \quad (6-3)$$

$$\theta = -98 \quad (7-3)$$

Para tiempo discreto se toman en cuenta las aproximaciones de Ziegler & Nichols a un determinado tiempo de muestreo del sistema. Como se puede ver en el desarrollo de las ecuaciones (8-3) a (10-3), se aproxima a un resultado para un tiempo de muestreo de 2 segundos. Mediante la función *c2d* (continuo a discreto) de *MATLAB* se obtiene la ecuación (10-3). Esto permite realizar la simulación en el software *MATLAB – Simulink*, previo a su implementación.

$$T_1 = \frac{\theta_p}{4} = \frac{98}{4} = 24.5 \text{seg} \quad (8-3)$$

$$T_2 < \frac{T_1}{10} \rightarrow T_2 < 2.45 \text{seg} \quad (9-3)$$

$$G(z) = \frac{0.01877}{z - 0.9949} z^{-49} \quad (10-3)$$

3.3.2.2 Controlador On-Off

La implementación de un controlador simple permite evaluar y conocer los tiempos de respuesta y retardo del sistema controlado. Para configurar controladores convencionales como PID. El esquema del controlador *On-Off* se presenta en la Figura 17-3.

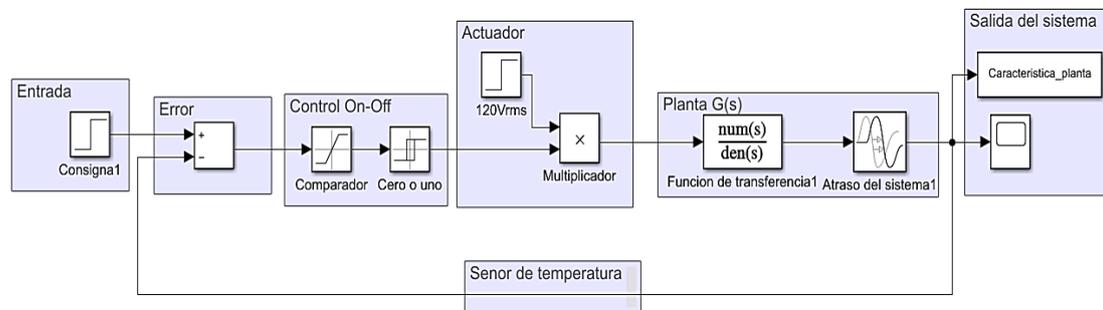


Figura 17 - 3. Diagrama de bloques control On-Off Simulink.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Como se observa en el diagrama de bloques de lazo cerrado de la Figura 17-3, se obtienen el error a partir de la diferencia de la consigna con la señal actual del sistema esta se compara con el bloque de saturación permitiendo el paso únicamente de valores positivos, mientras que el bloque *Relay* convierte esta señal en ceros o unos los cuales activan al actuador del sistema enviando únicamente una señal de $K = 0$ o $K = 1$, permitiendo el paso del escalón de $120 V_{RMS}$ a la planta del sistema esta se multiplica por el atraso obteniendo el comportamiento del controlador la cual se puede apreciar en el Gráfico 4-3.

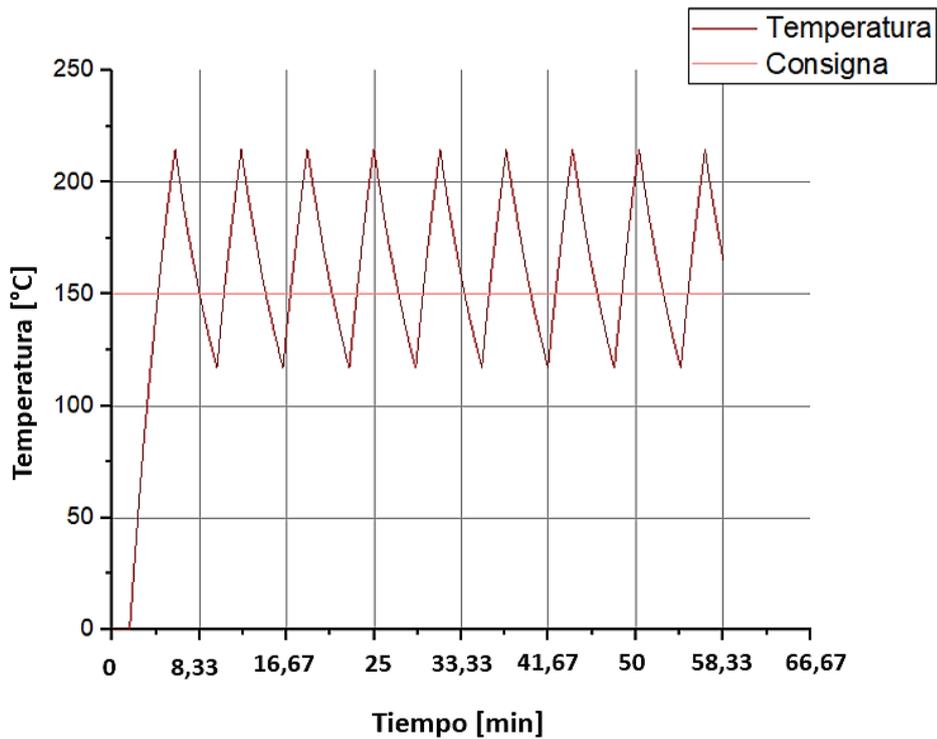


Gráfico 4 - 3. Dinámica control *On-Off* Simulink.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Como se puede observar la velocidad de respuesta del sistema es tan lenta que presenta un sobrepaso del 133 % o lo que es equivalente a una temperatura máxima de 220 °C a una consigna de 150 °C. Eso hace que el controlador no sea considerado en su implementación debido a su oscilación considerable, pudiendo dañar los componentes y las pruebas de fiabilidad.

3.3.2.3 Controlador PID convencional

La implementación de un controlador PID se llevó a cabo mediante una simulación previa en el espacio de trabajo de Matlab en *Simulink*, el cual tomando en cuenta que la función de transferencia presentada en la ecuación (14-3), se obtuvieron los parámetros del controlador como se muestra en el diagrama de bloques de la Figura 18-3.

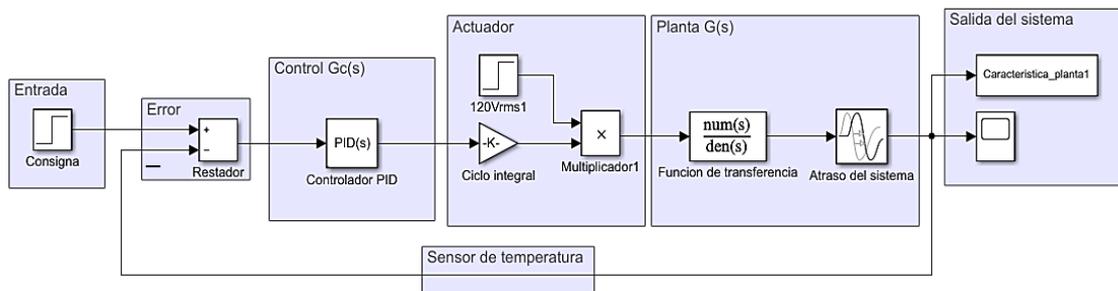


Figura 18 - 3. Esquema de bloques del controlador y la planta

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

La ecuación del controlador se obtiene mediante la forma generalizada de un controlador convencional PID en tiempo continuo como se muestra en la ecuación (10-3).

Los parámetros del controlador se ajustaron manualmente mediante a la herramienta *System Identification* de *Simulink*, el uso de las ecuaciones 19-2 y el método de Ziegler & Nichols. En la Tabla 2-3 se muestran los parámetros configurados para lograr el comportamiento deseado en la planta con las distintas constantes encontradas.

Tabla 2 – 3: Parámetros del controlador PID.

Computacional		Analítico tau de diseño 183 [s]		Ziegler & Nichols	
Parámetro	Valor	Parámetro	Valor	Parámetro	Valor
Kp	0.377541308899205	Kp	0.378137872523388	Kp	0.96597038345
Ki	0.000988295572446	Ki	0.000959740793206	Ki	0.000292718299
Kd	0.0	Kd	0.0	Kd	0

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

En el Gráfico 5-3 se obtiene la respuesta del sistema mediante el controlador PID a implementar.

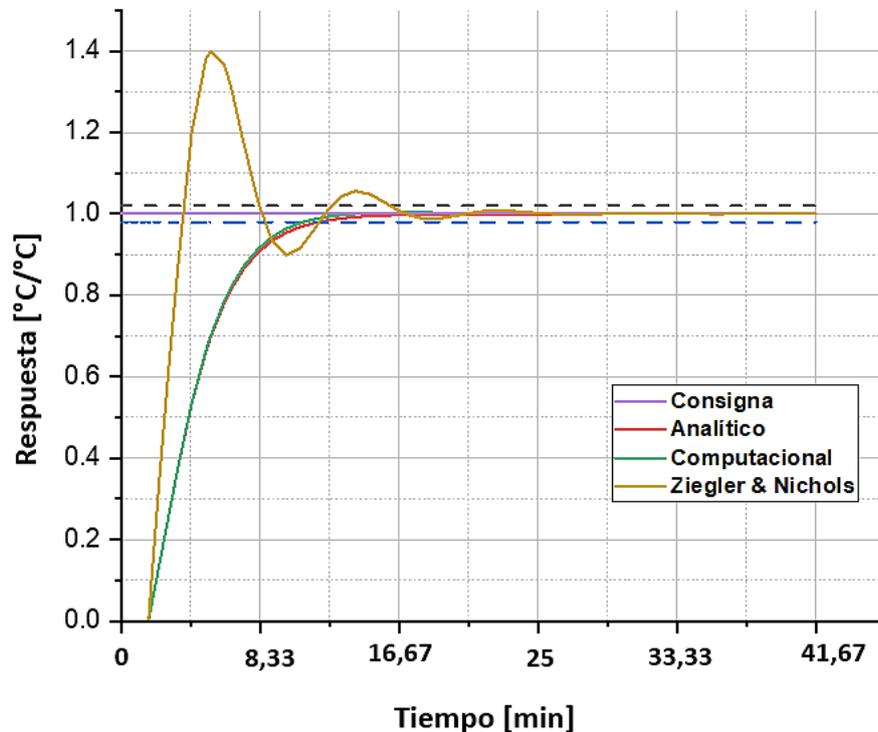


Gráfico 5 - 3. Respuesta simulación en lazo cerrado del controlador PID.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Como se puede observar en el Gráfico 5-3 la respuesta de la planta de las distintas constantes calculadas establece que con Z&N se espera un sobrepaso en gran medida al efecto del retardo del sistema y un tiempo de establecimiento a los 16.667 minutos. Mientras que con los parámetros calculados de forma computacional y respaldados por el método analítico se llega a una respuesta deseada sin sobrepaso con un tiempo de establecimiento cercano a los 12 minutos. Probando también que la respuesta del sistema es fácilmente mejorable en sobrepaso y tiempo de establecimiento. Mas adelante se hará uso de las constantes más convenientes a implementar en el sistema real.

Para la respuesta de la planta en lazo cerrado se busca implementar este sistema de control mediante una tarjeta embebida en lenguaje C, por lo que se deberá buscar una aproximación para tiempo discreto del sistema anteriormente propuesto de manera continua. Se trabajó con la función descrita en la ecuación 10-3, la cual es el equivalente discreto para buscar su función aproximada en ecuación de diferencias.

$$UT = UP + UI + UD \quad (11-3)$$

$$UP = Kp * error \quad (12-3)$$

$$UI = UI_{-ant} + ki * error * T \quad (13-3)$$

$$UD = Kd \frac{(error - error_{-ant})}{T} \quad (14-3)$$

$$UT_{max} = m + n \quad (15-3)$$

$$UT_{min} = 0 \quad (16-3)$$

En la ecuación (11-3) tenemos la señal de control del PID total la cual irá acumulando progresivamente los resultados del valor proporcional (UP), integral (UI) y derivativo (UT), esta señal entregará el correspondiente valor del voltaje que permitirá a la planta alcanzar la temperatura de consigna con la respuesta de la planta establecida en el Gráfico 5-3, mientras que los valores de Kp y Ki están determinados por la Tabla 3-3, los valores de (m+n) son correspondientes al periodo de la señal del ciclo integral, donde m corresponde al valor del número de ciclos que se enciende y n el número de ciclos que se apaga. En este caso se manejará un total de 100 ciclos (m+n = 100 ciclos), las ecuaciones (15-3) y (16-3), son las señales de control saturadas al valor máximo y mínimo sobre el número de ciclos que se enviará al actuador.

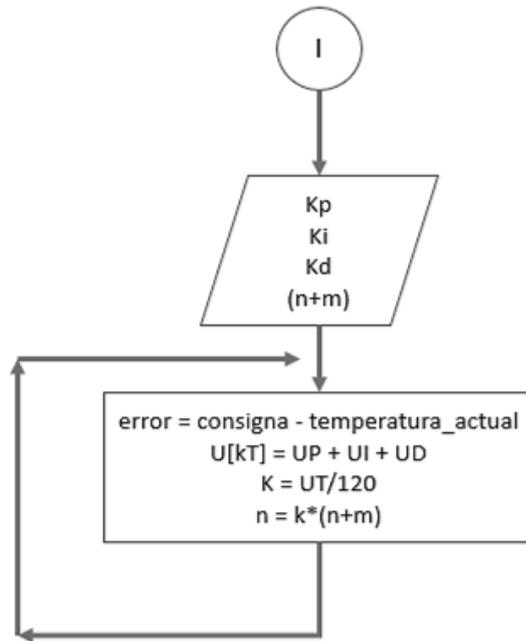


Figura 19- 3. Diagrama de flujo PID.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

El algoritmo de la función de control PID se implementa de acuerdo con el diagrama de flujo presentado en la Figura 19-3, como se muestra el programa principal del PID se estará ejecutando de manera indefinida con un tiempo de muestreo de 2 segundos para la señal de muestreo, esta función estará configurada como una interrupción dentro del código principal, esta función se llamará dentro del bucle principal del código.

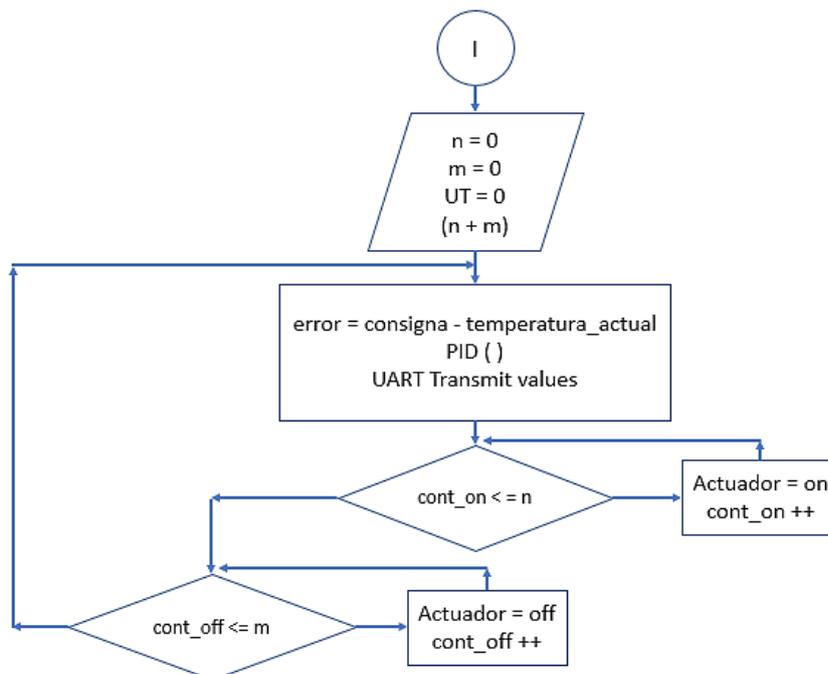


Figura 20- 3. Diagrama de flujo PID bucle principal.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

El bucle principal se ejecutará según el diagrama de la Figura 20-3, mientras que las variables del programa ejecutan los valores obtenidos por la función PID, estas actúan acorde al cálculo de ciclo integral, señal que se envía al actuador, a su vez también el programa entregará datos mediante la conexión serial cada un segundo indicando el valor actual de temperatura y el error de temperatura del sistema.

3.3.2.4 Control PID con predictor de Smith

Como se mencionó anteriormente el sistema cuenta con un retraso dominante el cual acorde al análisis teórico del capítulo uno, donde se explica la teoría del predictor de Smith causa cambios en la respuesta del sistema, por lo que el controlador propuesto para el algoritmo híbrido cuenta con dos etapas combinadas, la primera es el mismo controlador PID configurado previamente y una segunda se empleará el predictor de Smith convencional dadas las características estables del sistema y su comportamiento equivalente a un sistema de primer orden. El algoritmo de control ha sido diseñado mediante el diagrama de flujo que se representa en el esquema de la Figura 21-3.

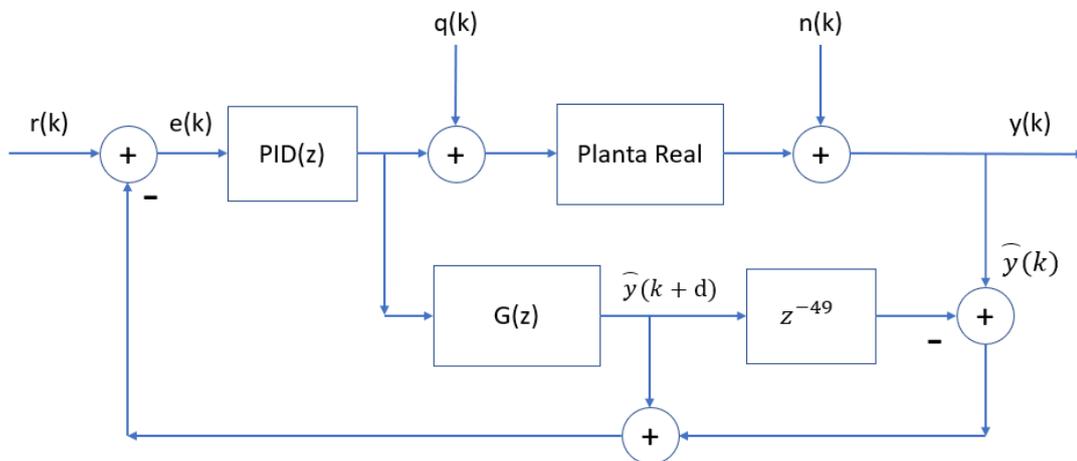


Figura 21 - 3. Diagrama de bloques del algoritmo híbrido.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Como se indica en el diagrama de la Figura 21-3, el proceso de control cuenta con varias etapas que buscan mantener la consigna a través de comparaciones presentes y futuras del comportamiento del sistema con y sin tiempo muerto, por lo que de la misma manera que se desarrolló el controlador PID se busca aproximar su comportamiento a ecuaciones que serán implementadas mediante el algoritmo en lenguaje C, mientras que en la segunda etapa del controlador se empleó un control PID cuyo se mantendrá acorde al epígrafe anterior.

$$G(z) = \frac{\hat{y}(k)}{u(k)} = \frac{0.01877 \cdot z^{-1}}{1 - 0.9949 \cdot z^{-1}} z^{-49} \quad (17-3)$$

$$\hat{y}(k)(1 - 0.9949 \cdot z^{-1}) = 0.01877 \cdot z^{-1} u(k) \cdot z^{-49} \quad (18-3)$$

$$\hat{y}(k) - 0.9949 \cdot \hat{y}(k - 1) = 0.01877 \cdot u(k - 1 - 49) \quad (19-3)$$

$$\hat{y}(k) = 0.01877 \cdot u(k - 1 - 49) + 0.9949 \cdot \hat{y}(k - 1) \quad (20-3)$$

Como se indica en la ecuación (17-3), se cambia la forma de la ecuación discreta de la función de transferencia establecida en (10-3), de manera que podemos obtener la ecuación de diferencias en función de la salida del modelo interno como se indica en la ecuación (20-3).

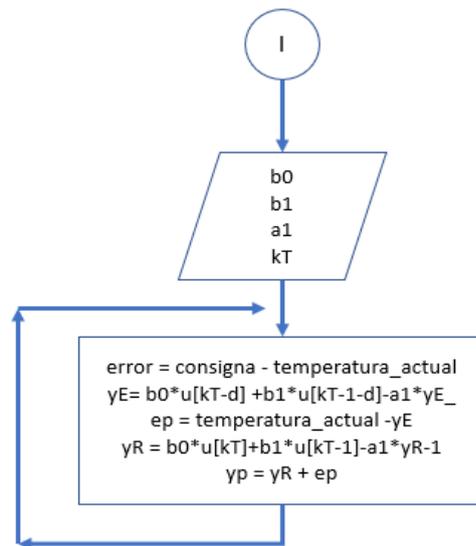


Figura 22 - 3. Diagrama de flujo del compensador de tiempo muerto de Smith.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Como se muestra en la Figura 22-3, al algoritmo sigue la ecuación (20-3) y calcula su error, también se puede observar que toma la función sin atraso y también calcula su error, esta acción es la función del predictor ya que este error trabajará directamente con la dinámica actual y pasada de la acción de control calculada por el controlador PID.

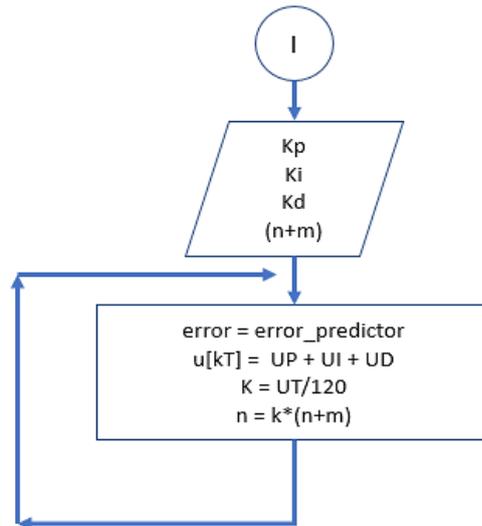


Figura 23- 3. Diagrama de flujo de la función del PID del algoritmo del predictor de Smith.

Realizado por: Oscar Condo, Juan Morejón, 2020.

Como se muestra en la Figura 23-3 que en este caso presenta una pequeña variación con respecto al PID convencional ya que este calculará el valor de control mediante la señal de error que envía el predictor, mientras que las variables de salida o señal de control será la variable de ciclo integral enviada hacia el actuador.

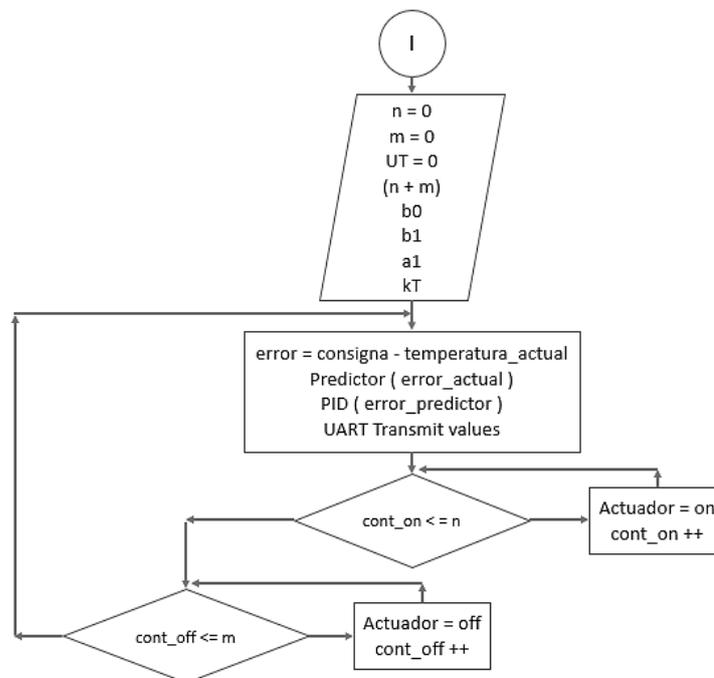


Figura 24 - 3. Diagrama de flujo del bucle principal del algoritmo predictor de Smith.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

En el caso del bucle principal este también presenta una pequeña variación como se muestra en el diagrama de flujo de la Figura 24-3, ya que se añade la función del predictor de Smith, aquí se observa que la variable de entrada del predictor será el error actual o real de la planta, de otra manera, ya hemos mencionado los cambios en la función PID y la manera en la que este trabaja con la señal de error modificada.

3.3.3 Controlador PID con Anti-Windup

Para el diseño del algoritmo de control PID con Anti-Windup se deriva en base al esquema de bloques la Figura 25-3. En el mismo se puede observar que el efecto integral se deshabilita dependiendo si se cumplen las condiciones esquematizadas y relacionadas con la saturación del actuador y el signo de la señal de error. Esto se hace debido a que el sistema no cuenta con un mecanismo de enfriamiento controlado que haga que la temperatura baje. Acción de enfriamiento solo se cumple al exponerse a temperatura ambiente la planta. Por esta razón es necesario la saturación de la variable de control integral para evitar tiempos de respuesta lentos mientras se cumplen las condiciones mencionadas; el diagrama de flujo implementado del programa se observa en el Anexo C mediante el espacio de estados mostrados en la ecuación 21-3.

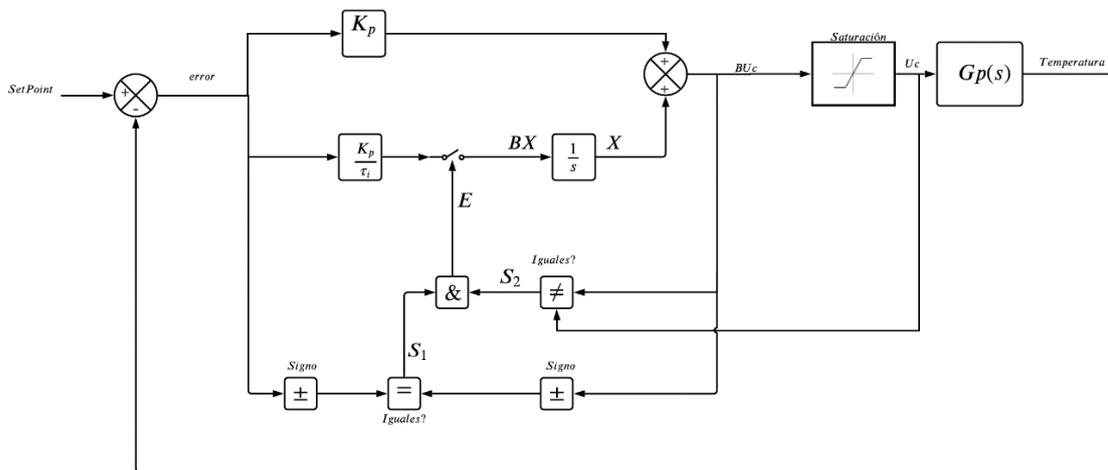


Figura 25- 3. Esquema de control PID con Anti windup.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

$$\left\{ \begin{array}{l} Bx = \frac{Kp}{\tau_i} error \cdot \bar{E} \\ BUC = Kp \cdot error + x \\ x = x + Ts \cdot Bx \end{array} \right. \quad (21-3)$$

3.3.4 Diseño del controlador difuso

Para el diseño del controlador difuso se hace uso de la herramienta *Xfuzzy V 3.5* la cual genera las librerías codificadas en lenguaje C. Con funciones que posteriormente se implementan en la tarjeta de desarrollo STM32F103T6 según el esquema de la Figura 26-3. En el Gráfico 6-3 se puede observar la superficie de control generada a partir de las funciones de membresía de las entradas y salidas de las Figuras 27-3 y 28-3 con las reglas de la Tabla 4-3.

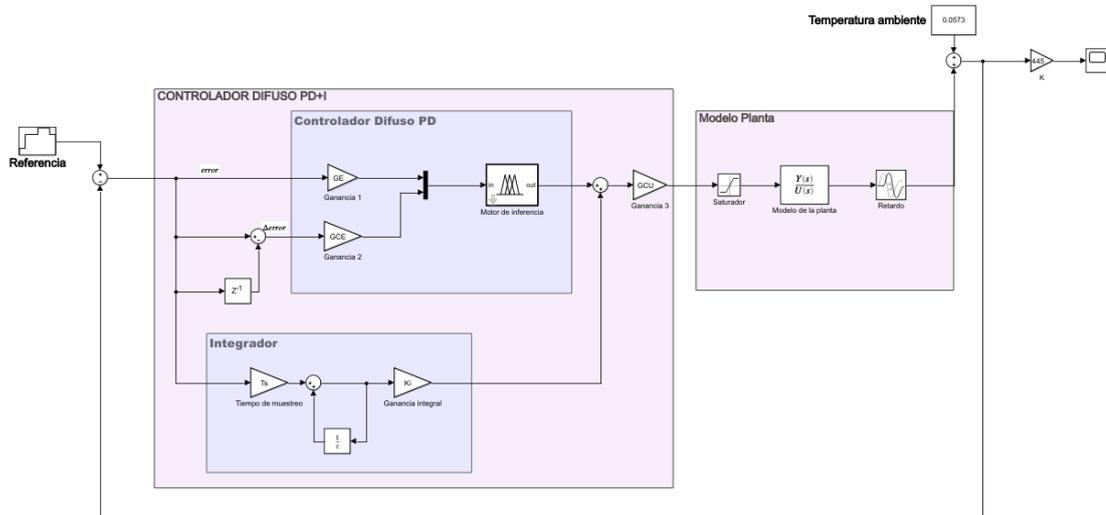


Figura 26 – 3. Esquema de control del controlador difuso PD+I.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

El esquema de la Figura 26-3 representa la estructura de control a implementar en la tarjeta de desarrollo. El controlador está conformado por un esquema de control PD+I. La parte PD corresponde al controlador difuso diseñado, las constantes GE y GCE son unitarias mientras que la constante GCU es igual a 0.9. Además, se agrega una acción integral en paralelo para que el sistema controlado llegue a la referencia. El motor de inferencia para el controlador difuso corresponde al tipo Mamdani y el método de *desfuzzificación* mediante la media de máximos.

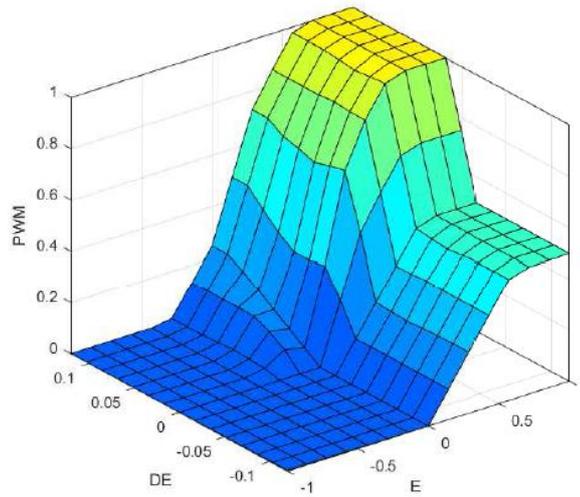


Gráfico 6 – 3. Curva de control del controlador difuso.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Tabla 4 – 3: Reglas de control del controlador difuso diseñado.

ERROR	CAMBIO ERROR					
		muynegativo	negativo	neutro	positivo	muypositivo
muynegativo		mínimo	mínimo	mínimo	mínimo	mínimo
negativo		mínimo	mínimo	mínimo	mínimo	mínimo
cero		mínimo	mínimo	mínimo	mínimo	bajo
positivo		bajo	bajo	medio	alto	alto
muypositivo		medio	medio	alto	máximo	máximo

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

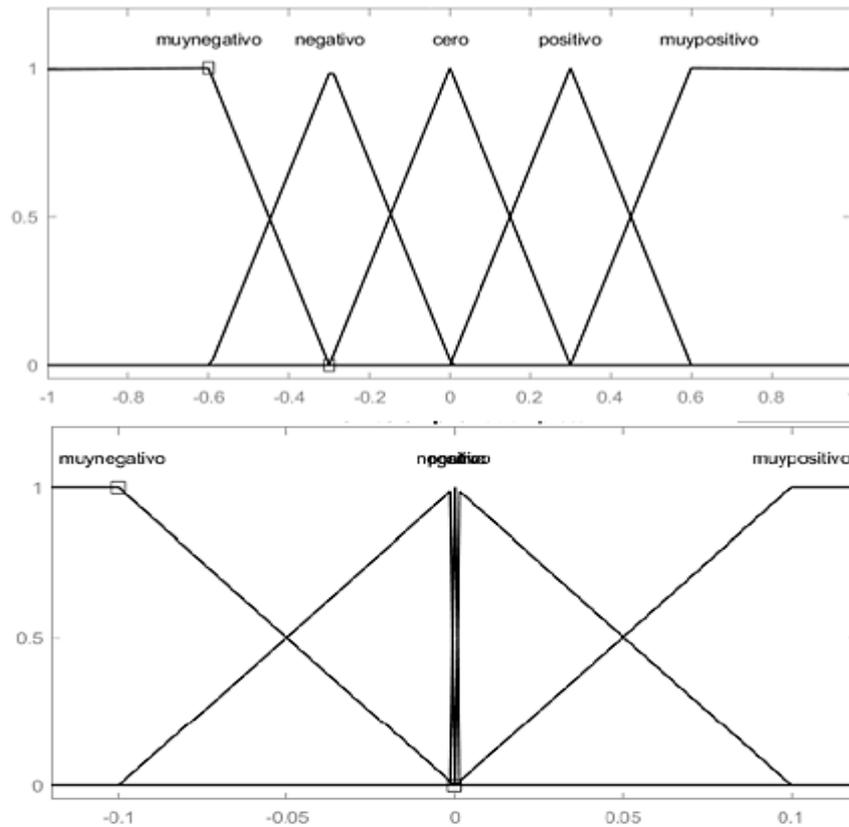


Figura 27- 3. Funciones de membresía del error y cambio de error en el universo de discurso de [-1 1] y [-0.1 0.1] respectivamente.
Realizado por: Condo, Oscar; Morejón, Juan. 2022.

El universo del discurso de la variable error está normalizado, lo que indica que los datos de medición de la temperatura que se procesa en el microcontrolador deben ser normalizados mediante código. Esta normalización se hace respecto a la referencia a la que se desea llegar. La variable cambio de error se elige en cambio en el intervalo de [-0.1 0.1] debido a que no se espera cambios bruscos de temperatura por ser un proceso lento. Las funciones de membresía para los dos casos corresponden al tipo triangulares y trapezoidales.

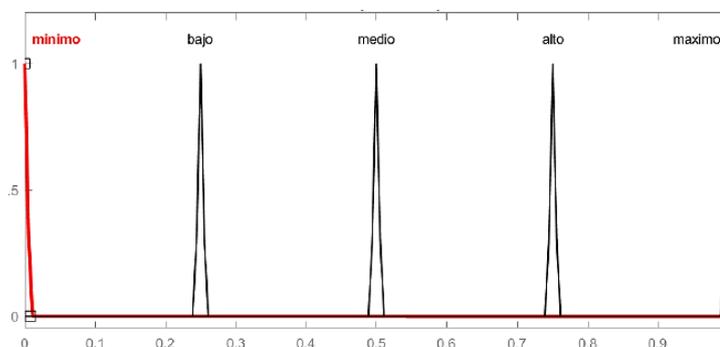


Figura 28 - 3. Función de membresía de la señal PWM el universo de discurso de [0 1].

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

El universo de discurso de la señal PWM esta normalizado en el intervalo [0 1], representado mediante funciones de membresía del tipo *singletons* como se muestra en la Figura 28-3.

3.4 Estructura de implementación.

El diagrama de las conexiones de los elementos constitutivos del proyecto se puede observar en la Figura 29-3. Las conexiones se realizan de tal manera que se elabore un control de temperatura en lazo cerrado. Los sensores junto a los conversores MAX6675 se conectan para que el microcontrolador pueda procesar los datos recibidos. El procesamiento puede darse en la misma placa de desarrollo o en la computadora conectada mediante el protocolo RS232 a un programa como *LabVIEW*. La conexión RS232 permite el control mediante el sistema computacional de las variables de la planta que sean necesarias de leer y escribir. En cambio, la conexión JTAG serial permite la visualización y manipulación de las variables internas del código ejecutado en el microcontrolador. Lo cual es posible debido a que cumple la tarea de depuración del programa cargado en el dispositivo.

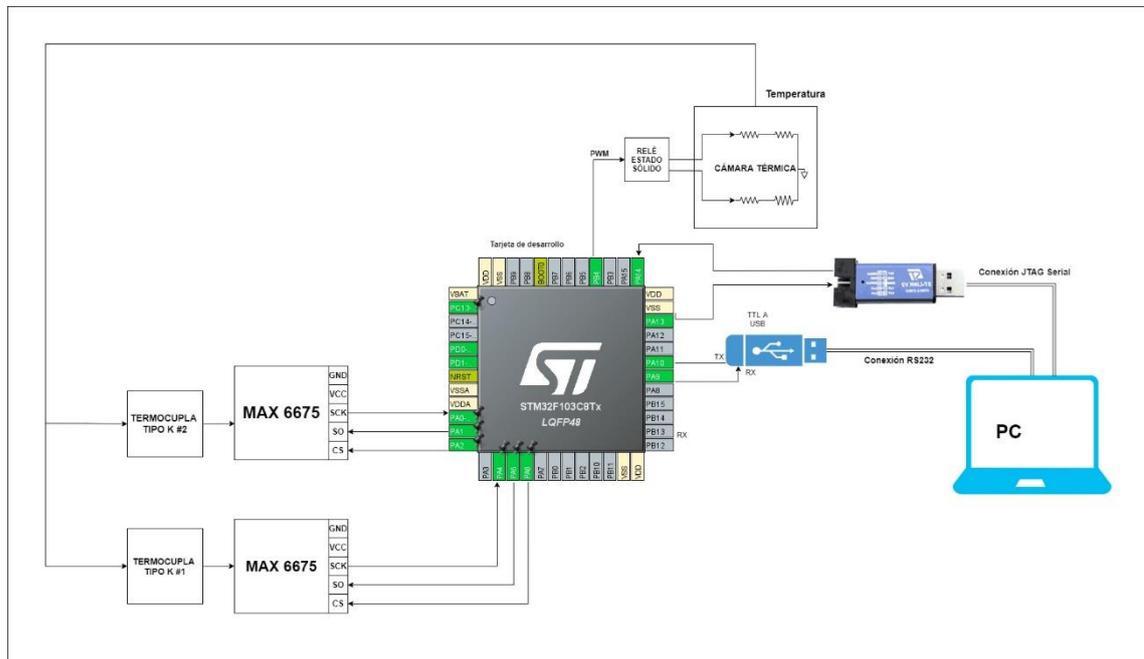


Figura 29- 3. Esquema de conexiones del proyecto.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Las dos conexiones mencionadas tienen ventajas y desventajas dependiendo de la tarea que necesite realizarse. En la conexión RS232 es posible integrar la planta con softwares de desarrollo

computacionales muy potentes permitiendo realizar tareas análisis y diseño de controladores previa a la implementación final en la memoria del microcontrolador.

La desventaja principal en esta alternativa radica en que la velocidad de procesamiento depende exclusivamente de la velocidad de comunicación entre el computador y microcontrolador. En cambio, la conexión JTAG serial permite la manipulación y visualización de los registros del microcontrolador mientras el código se está ejecutando en tiempo real. Esta tarea es posible debido a que no interfiere en la captura y procesamiento de datos que esté realizando el microcontrolador. En cualquier caso, las dos configuraciones permiten implementar algoritmos de control. Que a su vez generan la señal *PWM* que es enviada al actuador para controlar la temperatura interna de la cámara.

3.5 Interfaces HMI

La interfaz para la visualización y modificación de los parámetros del controlador implementado en las tarjetas STM32f429ZI y STM32f103T6 se realizan mediante el software *STM Studio* el cual permite realizar una configuración adecuada de parámetros, presenta una interfaz simple para poder organizar la información y presentarla de manera intuitiva. En la Figura 30-3 se observa el entorno de trabajo del software mientras la tarjeta de desarrollo está desempeñando una tarea determinada. Las variables declaradas en código C del algoritmo implementado ocupan una posición de memoria del microcontrolador. Estas posiciones de memoria pueden leídas en el entorno de trabajo del *STM Studio* para propósitos de depuración y monitorización.

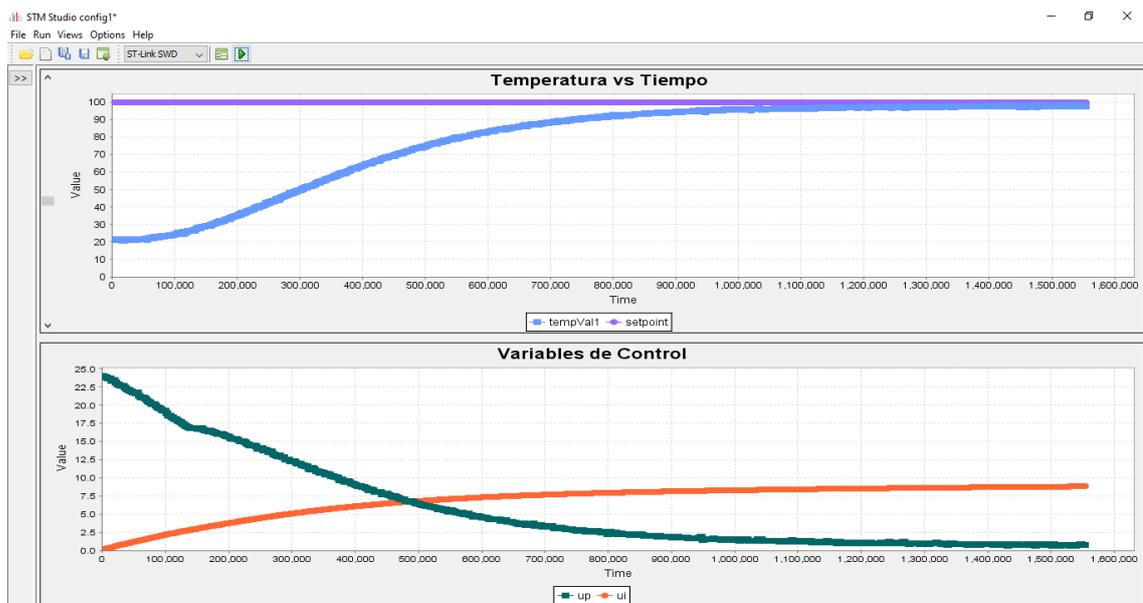


Figura 30- 3. Interfaz gráfica en STMStudio.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Para la conexión de la planta con un sistema computacional se realiza un instrumento virtual en *LabVIEW*. La comunicación se realiza mediante un módulo UART del microcontrolador con el protocolo RS232 para la transmisión y recepción de datos. Como se muestra en la Figura 31-3 la interfaz desarrollada permite la visualización de la variable temperatura, el envío de la referencia deseada y la captura de los datos a un archivo *Excel*. La programación gráfica del instrumento virtual se muestra en la Figura 32-3. El algoritmo de control se programa en un *MATLAB script* que procesa la información proveniente enviada desde la tarjeta de desarrollo.

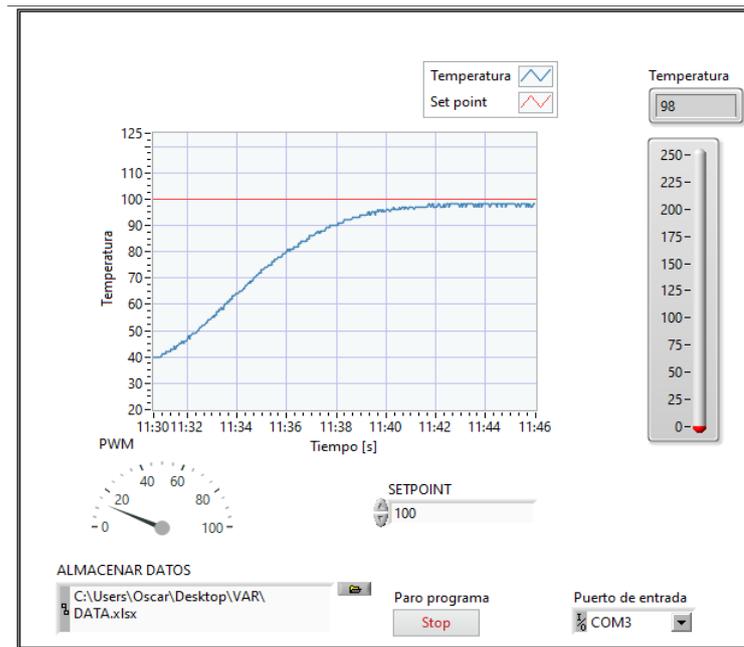


Figura 31 - 3. Panel frontal en *LabVIEW* para la comunicación con el microcontrolador.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

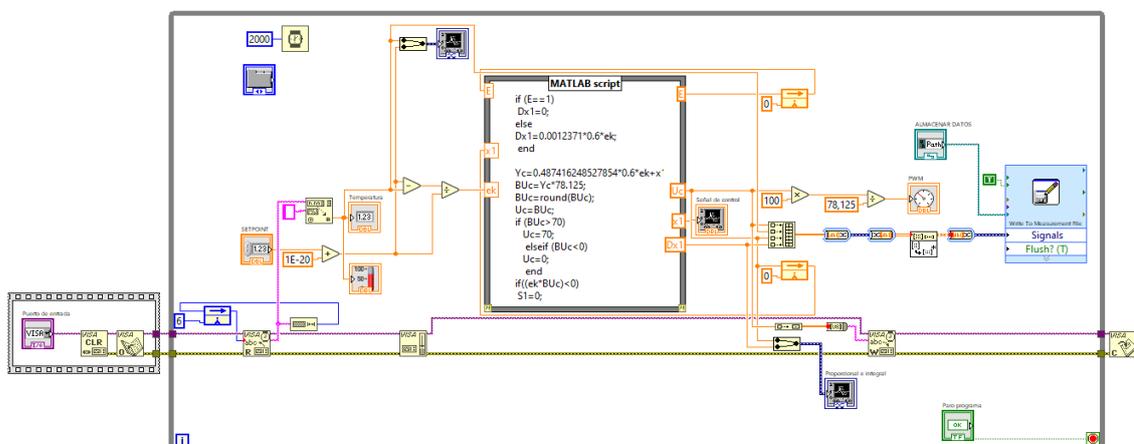


Figura 32- 3. Diagrama de bloques en *LabVIEW* para la comunicación con el microcontrolador.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

La implementación de la interfaz gráfica respecto al control de estrés térmico se programó en lenguaje C++ en *Qt Creator* como se muestra en la Figura 33-3. El esquema de funcionamiento se puede observar en la Figura 34-3 y los códigos de las funciones en el Anexo E. Los datos recibidos por el microcontrolador y que son enviados desde la interfaz de usuario tiene el formato de 'XParteEnteraNUMERO, ParteDecimalNUMERO;.....;Y'. Donde X representa el inicio del paquete y Y el final definido con el carácter 'e'. Mientras que X puede tomar el valor de 'c' para determinar si el paquete es de configuración de referencia de temperatura. Este paquete se almacena en un buffer de configuración que será leído en bucle de ejecución principal. Además, se puede recibir el valor de 'o' o 'k' como parámetros para verificar conexión con la interfaz de usuario. Estas 2 variables deben ser recibidas de forma alternada para que, mediante el ajuste de un *timer*. Se cree una rutina de comprobación de un acumulador de conexión de cada minuto. En caso de que la variable no haya sido actualizada este *timer* aumenta un contador de desconexión. Si el contador de desconexión es mayor a 5 el equipo se apaga. Esta actualización ocurre siempre que se encuentre conectado a la interfaz del computador y ocurre cada 10 segundos. Esta configuración evita en caso de una desconexión con el computador debido a cualquier evento que corte la comunicación con el equipo y este por lo tanto se apague automáticamente. Medida de seguridad que fue necesaria de implementar.

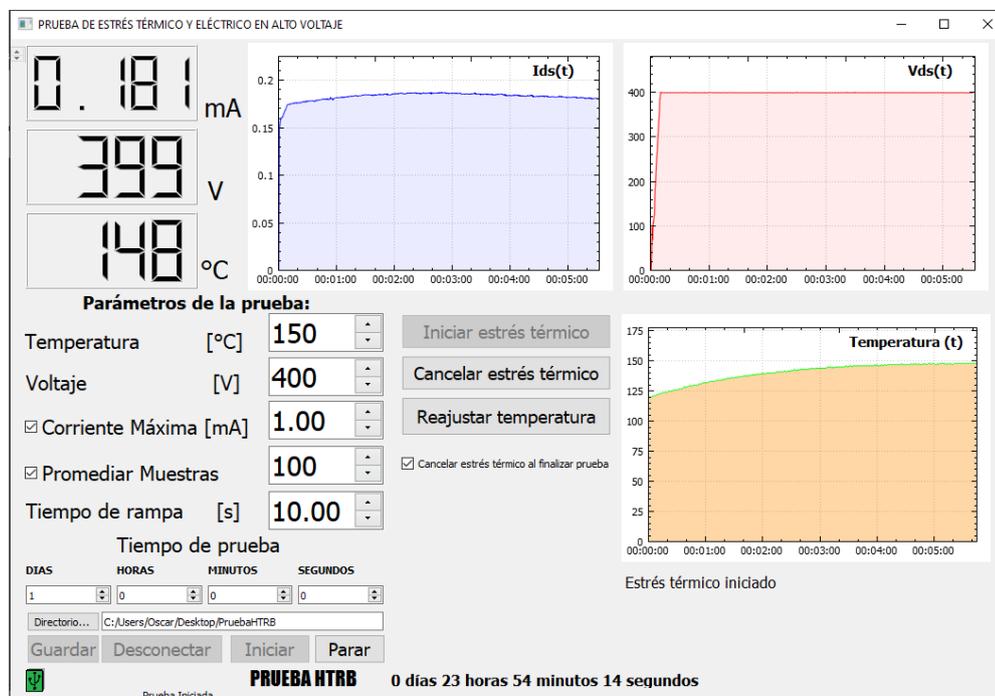


Figura 33- 3. Interfaz gráfica de cámara térmica implementada junto con la fuente de alto voltaje para las pruebas HTRB.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

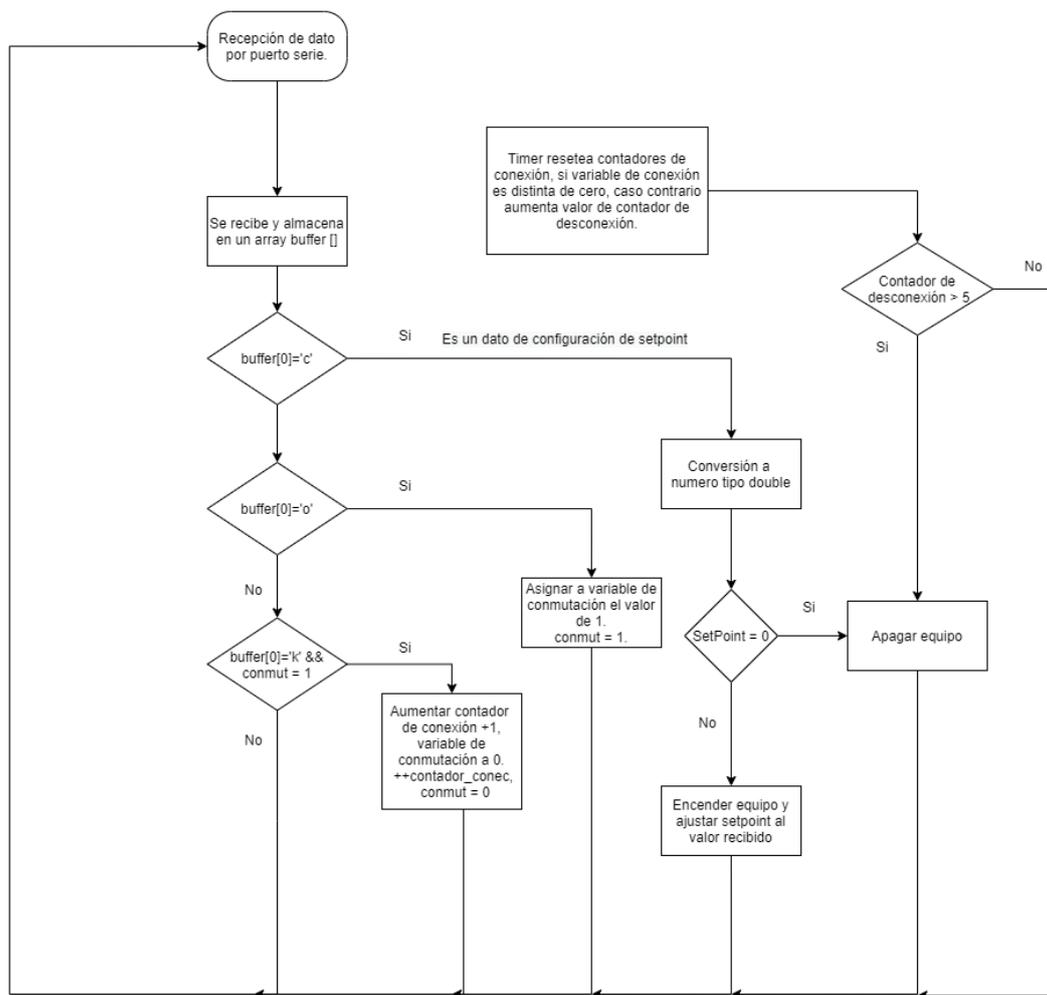
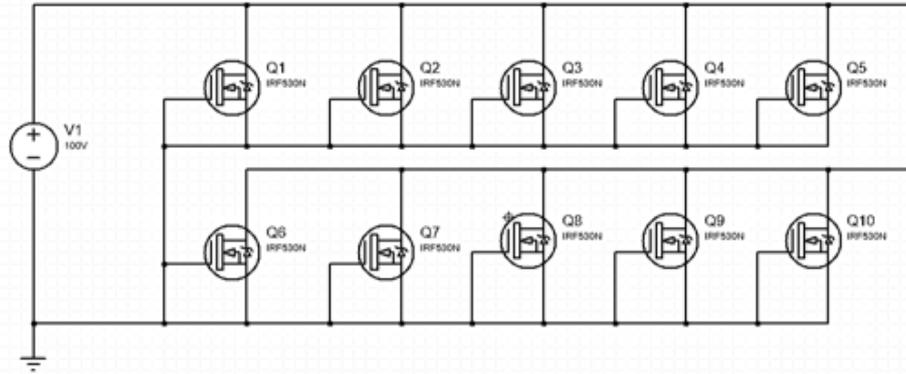


Figura 34- 3. Diagrama de control de desconexión y conexión de equipo de pruebas térmicas diseñado en Qt Creator.

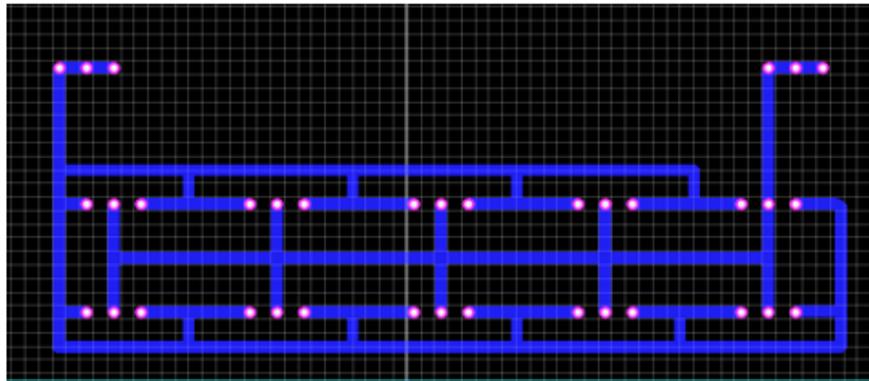
Realizado por: Condo, Oscar; Morejón, Juan. 2022.

3.6 Placa para pruebas HTRB

Para realizar la prueba HTRB es necesario la construcción de la placa sobre la que serán montados los dispositivos de potencia. Como se muestra en la Figura 33-3 el esquemático de la placa PCB que permite montar los dispositivos para la polarización en inversa con una fuente DC. El material para la placa es de fibra de vidrio para que soporte las altas temperaturas a la que será expuesta.



(a) Esquema del circuito para polarización en inversa



(b) Placa PCB para borneras

Figura 33 - 3. Esquema de conexión pruebas HTRB.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

3.7 Análisis de la estructura del horno

El análisis estructural permite conocer los esfuerzos resultantes debido a las cargas a las cuales será sometido el horno, es una magnitud física proporcional a la energía de distorsión. En la Tabla 5-3 se muestra los valores máximos y mínimos calculados del esfuerzo de Von Mises obtenidos por simulación en *ANSYS* del modelo en *SolidWorks*.

Tabla 5 – 3: Esfuerzo de Von Mises obtenidos por simulación.

Esfuerzo (Von Mises)

	Malla Gruesa
Valor Máximo	3,039Mpa
Valor Mínimo	445,85 Pa

Realizado por: Armijos, Andrés. 2022.

El análisis estructural mostrado en la Figura 34-3 permite apreciar los valores de los esfuerzos representados en colores. Se observa que los valores de los esfuerzos son mayores en las juntas mientras que son menores en las paredes de la estructura. Debido al mallado grueso aplicado por la capacidad del procesador del computador los valores no son muy exactos.

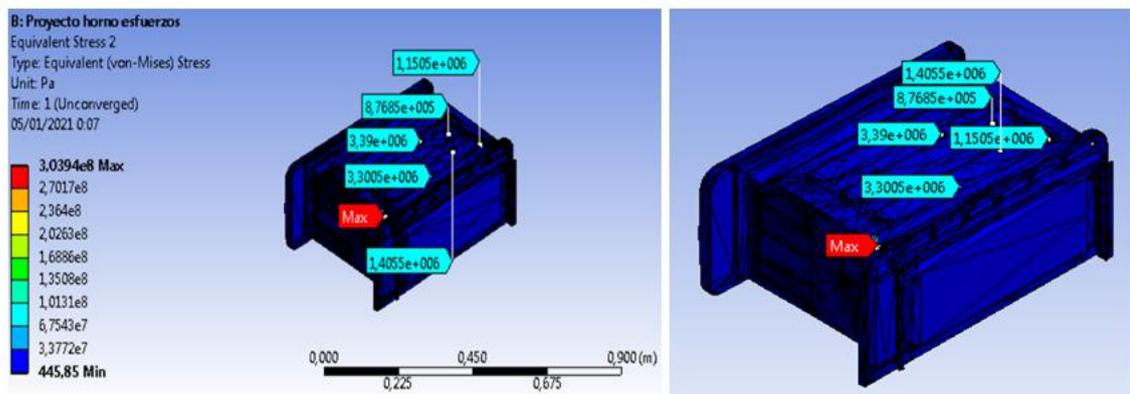


Figura 34- 3. Puntos de estrés térmico al que se sometería la estructura.

Realizado por: Armijos, Andrés. 2022.

Sin embargo, se llega a determinar que la estructura no fallara por fluencia ya el límite de fluencia del acero galvanizado ($\sigma_y = 235.6 \text{ Mpa}$) es mucho mayor en comparación al obtenido. Como se puede apreciar el esfuerzo máximo de límite de fluencia de $3,039 \text{ Mpa}$ muy por debajo del límite permisible.

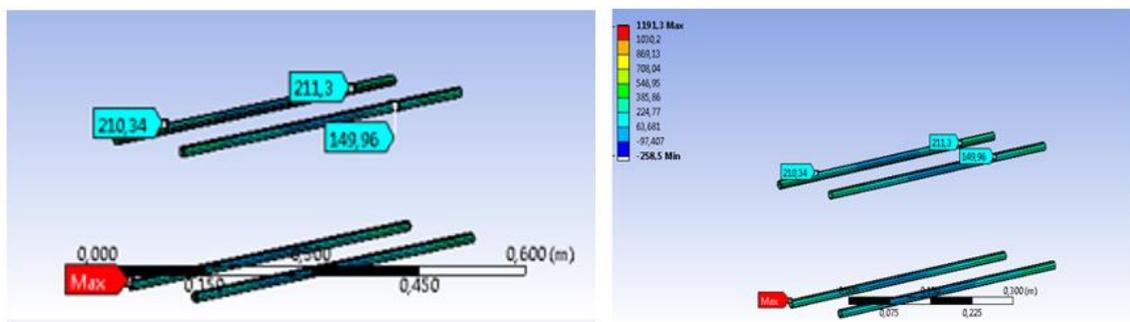


Figura 35 - 3. Rango de Temperatura en el interior, resultado de temperatura en las resistencias.

Realizado por: Armijos, Andrés. 2022.

En cuanto a la temperatura de las resistencias se alcanzaría el valor de 1191 °C siempre y cuando no se tenga un dispositivo para controlar la temperatura, cabe recalcar que a esta temperatura la resistencia colapsaría.

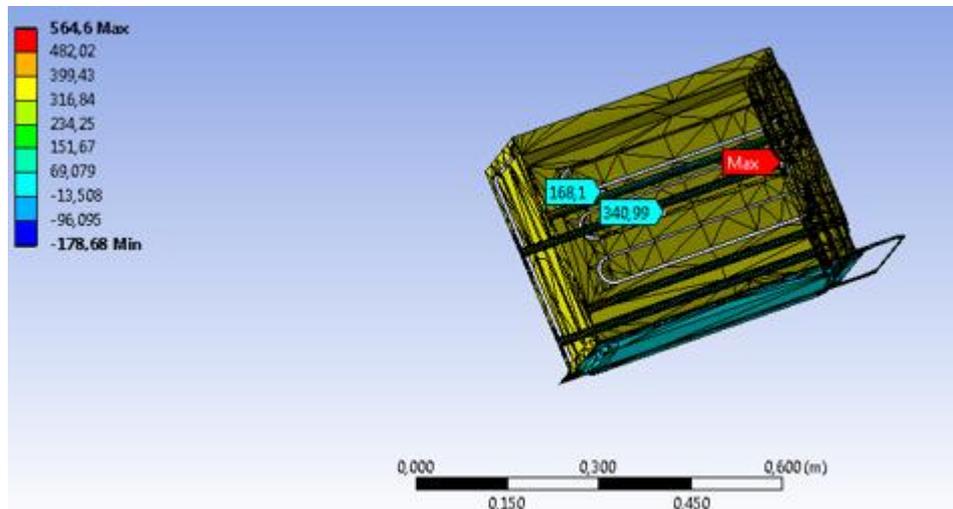


Figura 36 - 3. Esfuerzo realizado por la estructura.

Realizado por: Armijos, Andrés. 2022.

La transferencia de calor que se presenta en la estructura del horno estaría en los rangos que se muestran en la Figura 36-3. La temperatura en la parte posterior del horno como máximo 564.6 °C. Pero si se debiera escoger los rangos óptimos en que las resistencias debieran trabajar se corresponderían con valores de 210 °C a 211 °C. Como consecuencia la estructura en sus paredes estaría con una temperatura de unos 60 °C o menos, por lo tanto, es adecuado agregar un material aislante en el contorno para disipar el calor emitido al medio.

CAPÍTULO IV

4. DISCUSIÓN Y ANÁLISIS DE RESULTADOS

En esta sección se muestra el acondicionamiento de la planta y el resultado de los controladores aplicados. Además, se hace una selección del controlador y posterior aplicación en una prueba de estrés térmico y eléctrico a una placa con dispositivos semiconductores de potencia.

4.1 Acondicionamiento

Los requerimientos del proyecto demandan que los dispositivos de potencia en las pruebas de estrés térmico sean analizados por grandes periodos de tiempo, la manera reducir la degradación del equipo ocasionado por el prolongado tiempo de trabajo y errores en la medición, en la presente etapa se plantea corregir las pérdidas de la cámara así como también calibrar los sensores para obtener la temperatura de manera indirecta de los dispositivos por lo que se optó integrar un material aislante y tomar como referencia la medida de temperatura de un multímetro FLUKE 289 el cual realiza la adquisición de datos por medio de una termocupla tipo K.

4.1.1 Ajuste de sensores

Las muestras del valor de temperatura son obtenidas a través de termocuplas tipo K, estos sensores son capaces de mostrar la temperatura del extremo del elemento con una buena precisión, sin embargo, el punto de interés del estudio se centra en obtener la medida de temperatura sobre los dispositivos de potencia durante la prueba de estrés térmico, el ajuste se realizó con el fin de obtener una medida indirecta de la temperatura de los dispositivos. Para lo cual fue necesario calibrar las rectas del muestreo de temperatura mediante una referencia obtenida por un dispositivo fiable, en este caso se utilizó un multímetro FLUKE 289 y será referido como instrumento patrón el cual realiza la medición a través de una termocupla tipo K al igual que los sensores implementados.

Con propósitos del ajuste de muestreo de temperatura se hace una caracterización en lazo abierto aplicando una serie de escalones según se muestra en la Tabla 1-4. La implementación fue llevada sobre el microcontrolador STM32F103C8T6, con una señal de control de ciclo integral tipo PWM con un periodo de 8 segundos que corresponde a 480 ciclos de la tensión de línea. La configuración del temporizador de una base de 72 MHz es asociada al PWM donde 28 800

corresponde al 100 % y 0 el 0 % de la señal de *duty cycle*, mientras que el posicionamiento de las termocuplas y los dispositivos de potencia se muestra en la Figura 1-4



Figura 1 - 4. Ubicación de los sensores para el ajuste.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Como se puede observar en el Gráfico 1-4 y 2-4 se realizan dos pruebas diferentes de muestreo para verificar los valores obtenidos por los sensores ‘A’ y ‘X’ respecto al instrumento patrón. La primera prueba se realiza a varios escalones mientras que la segunda toma un solo escalón. Tras varias mediciones se observó que presentaba diferencias en la conversión de datos y debido a la sensibilidad de la termocupla se optó por un cambio del módulo del sensor ‘X’ para posteriores pruebas.

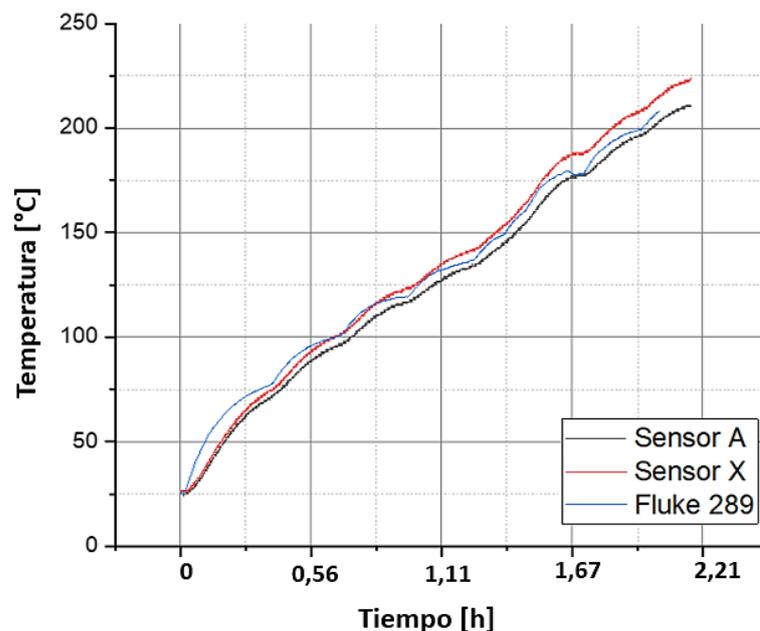


Gráfico 1 – 4. Primera prueba sensores en escalón a lazo abierto.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

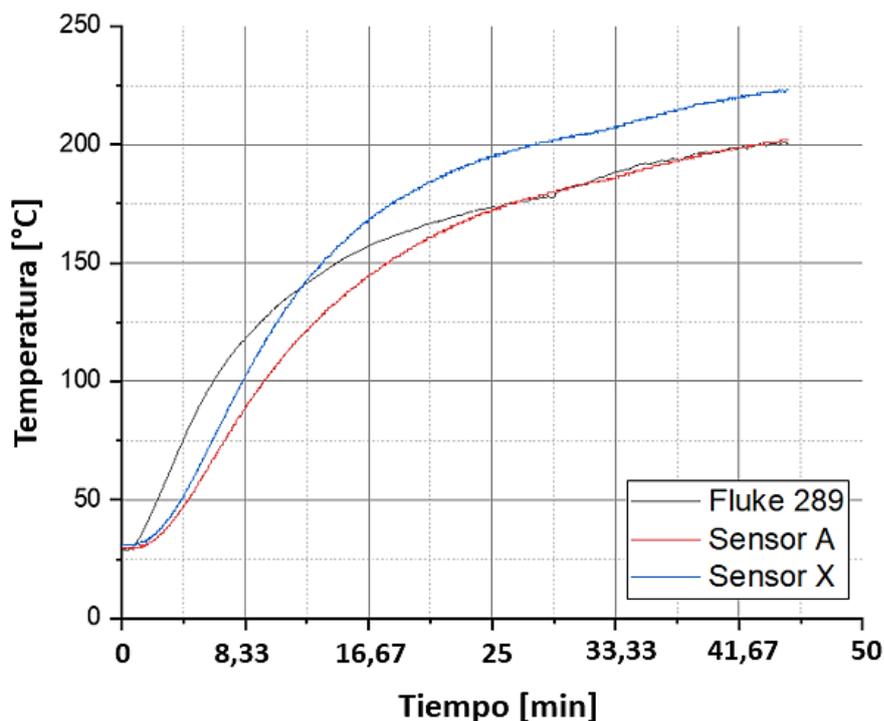


Gráfico 2 - 4. Primera prueba de seguimiento de temperatura

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Como se puede observar en el Gráfico 3-4 se realizó una caracterización en lazo abierto de la planta con 2 sensores 'A' y 'B' junto al instrumento patrón para obtener los datos necesarios para encontrar la curva de ajuste de temperatura sobre los dispositivos de potencia, obteniéndose los resultados mostrados en la Tabla 1-4.

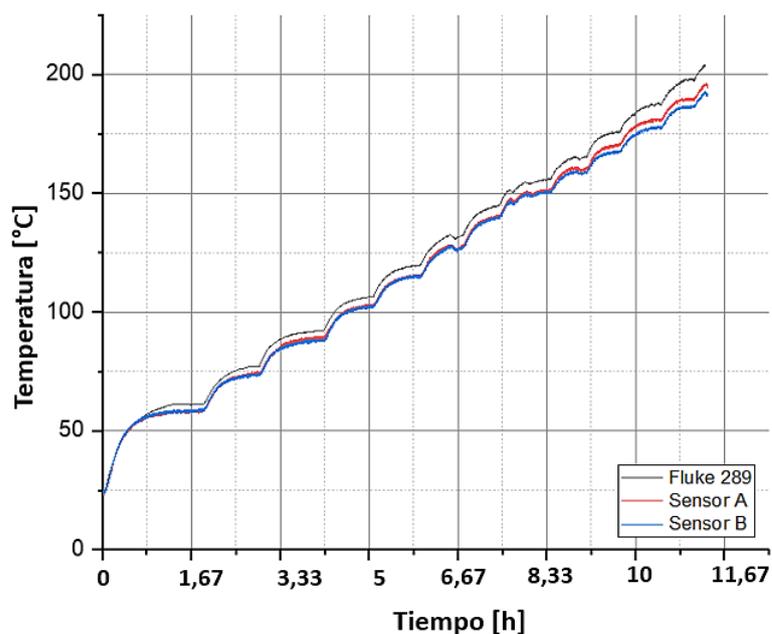


Gráfico 3 - 4. Segunda prueba de sensores en lazo abierto.

Tabla 1 – 4: Entradas aplicadas a la planta y su respuesta hasta rango de operación.

Entrada			Temperatura salida		
%PWM	Ajuste del timer	Vorms	Fluke 289	Sensor A	Sensor B
3.33	960	21.9089	61	59	59
5	1440	26.8328	77	74	74
6.67	1920	30.9839	92	90	88
8.33	2400	34.6410	106	103	102
10	2880	37.9473	119	115	115
11.67	3360	40.9878	132	127	127
13.33	3840	43.8178	145	140	139
15	4320	46.4758	156	151	150
16.67	4800	48.9898	164	160	159
18.33	5280	51.3809	176	170	167
20	5760	53.6656	187	181	178
21.67	6240	55.8569	198	190	187

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

La curva estática de temperatura en lazo abierto en función de la señal PWM. La frecuencia de la señal de control es de 8 Hz correspondiente a 480 ciclos de voltaje de toma a 120 V_{RMS}, El resultado se puede observar en el Gráfico 4-3 cuyos datos se registran en la Tabla 1-4. La cual muestra una tendencia lineal en el rango de operación de la planta respecto a la señal de control aplicada.

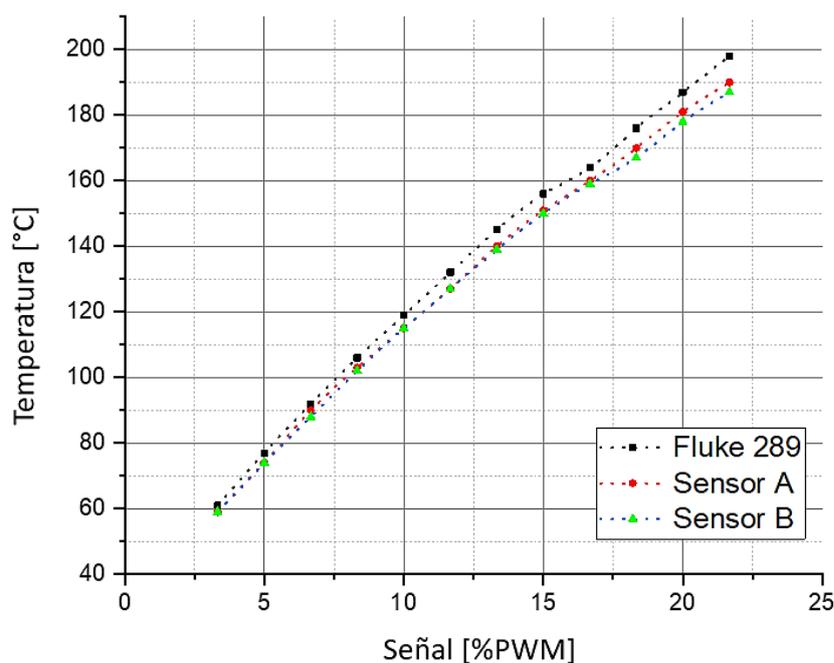


Gráfico 4 - 3. Característica estática del horno ante diferentes entradas escalón.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Con los datos obtenidos en la prueba de lazo abierto se hace uso del software *OriginPro 2018* para obtener la recta de ajuste de los sensores 'A' y 'B' la media entre los mismos y se obtienen las ecuaciones de ajuste al instrumento patrón como se muestra en la Tabla 2-4. De la misma se puede observar que el *RMSE calculado* del sensor 'A' y tras varias pruebas presentó una mejor estabilidad y mayor precisión sobre la medida de temperatura sobre los dispositivos de potencia y respecto a las otras 2 alternativas de muestreo. Debido a esto es el sensor seleccionado para realizar las pruebas finales sobre las que se sintonizarán los controladores.

Tabla 2 – 4: Ecuaciones de ajuste generadas mediante ajuste por mínimos cuadrados respecto al instrumento patrón FLUKE 289.

	SENSOR B	SENSOR A	SENSORES (A + B)/2
ECUACIÓN	$y = a + b*x$	$y = a + b*x$	$y = a + b*x$
INTERCEPTO	-1.3232 ± 0.01521	0.2199 ± 0.01072	-0.55048 ± 0.01216
PENDIENTE	$1.0531 \pm 1.23396E-4$	$1.03086 \pm 8.61029E-5$	$1.04192 \pm 9.81522E-5$
PEARSON'S R	0.99972	0.99986	0.99982
R CUADRADO	0.99944	0.99972	0.99964
R CUADRADO AJUSTADO	0.99944	0.99972	0.99964
RMSE	5.4465	4.12465	4.76909

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

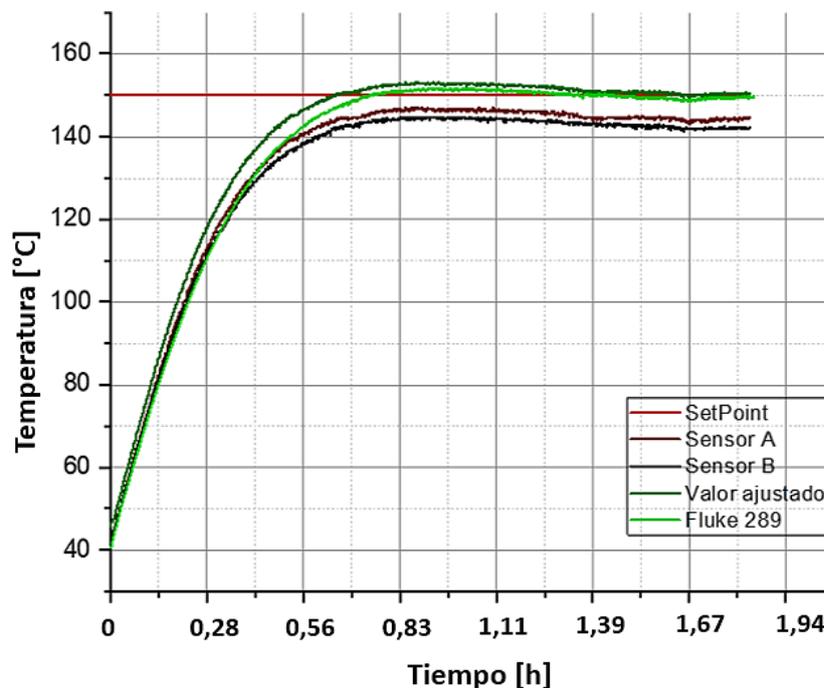


Gráfico 5 - 4. Valor ajustado de temperatura con la recta de calibración.
Realizado por: Condo, Oscar; Morejón, Juan. 2022.

En el Gráfico 5-4 se puede observar una prueba realizada sobre la planta en lazo abierto con una consigna de 150 °C donde las 4 curvas corresponden a las muestras obtenidas por los sensores ‘A’, ‘B’, instrumento patrón y las muestras corregidas mediante la nueva ecuación de ajuste, donde la curva de ajuste presenta un valor aproximado más cercano a la temperatura real de los dispositivos de potencia ubicados en el centro de la cámara.

4.1.2 Aislamiento de la cámara

Como medida de corrección de pérdidas se analiza el comportamiento de la cámara sin ningún aislamiento este se muestra en el Gráfico 6-4. Una vez alcanzada una temperatura elevada y al saturar la salida de control a cero la cámara empieza su proceso de enfriamiento, el cual presenta una curva pronunciada de descenso de la temperatura en función del ambiente, para corregir esto se trabajó integrando un revestimiento de la cámara con lana de fibra de vidrio dadas sus características de aislamiento tanto eléctrico como térmico, la lana de fibra de vidrio fue colocada entre la cámara y la carcasa externa de la misma.

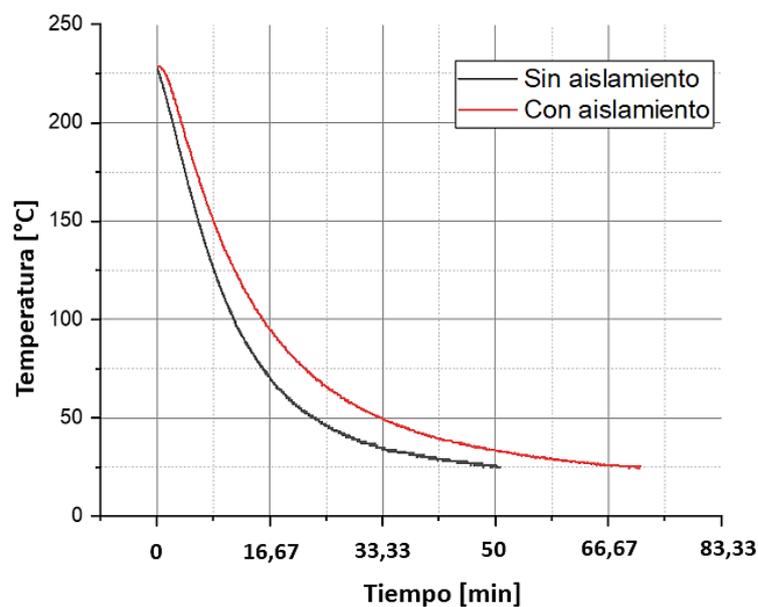


Gráfico 6 - 4. Pérdidas de temperatura.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

En el Gráfico 6-4 se comparan las caídas de temperatura para ambos casos con y sin aislamiento, el análisis se llevó a cabo elevando la temperatura en la cámara hasta los 225 °C, una vez alcanzado el estado estacionario se saturó la salida de control a cero forzando el descenso de temperatura hasta los 25 °C, se observa la curva de la cámara con el revestimiento de lana de fibra de vidrio donde ahora muestra una menor pendiente de pérdidas en la planta.

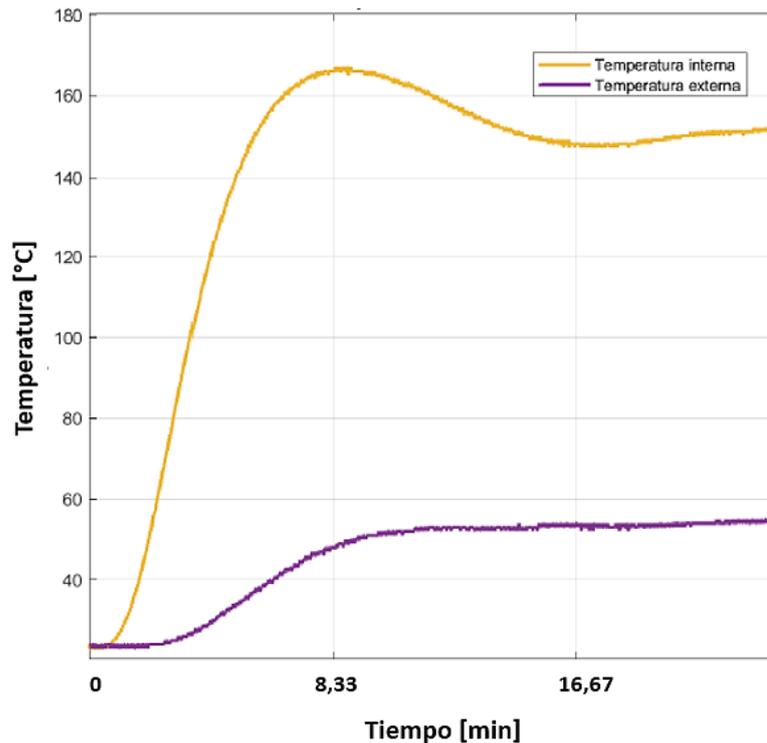


Gráfico 7 - 4. Pérdidas de temperatura en la carcasa de la cámara de temperatura.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Es posible observar en el Gráfico 7-4 que la temperatura en el exterior de la carcasa no supera los 60 °C tal como se esperaba con los datos obtenidos por las simulaciones en ANSYS.

4.2 Desempeño de controladores.

Para el análisis del desempeño de los controladores se buscaron mismas condiciones de ajuste tanto de hardware como de software. La configuración de los controladores y su respectiva sintonización se lleva a cabo mediante Z&H ajustado a la planta real, de la misma manera se trabajará para resto del desarrollo del proyecto. Llevando a cabo pruebas de perfil de temperatura con el fin de observar, medir y comparar el comportamiento real de los controladores diseñados e implementados en la cámara, para determinar el que mejor se ajuste a los requerimientos del proyecto, como es el de mantener una temperatura constante en estado estacionario con una menor oscilación de temperatura posible de entre 150 a 200 °C.

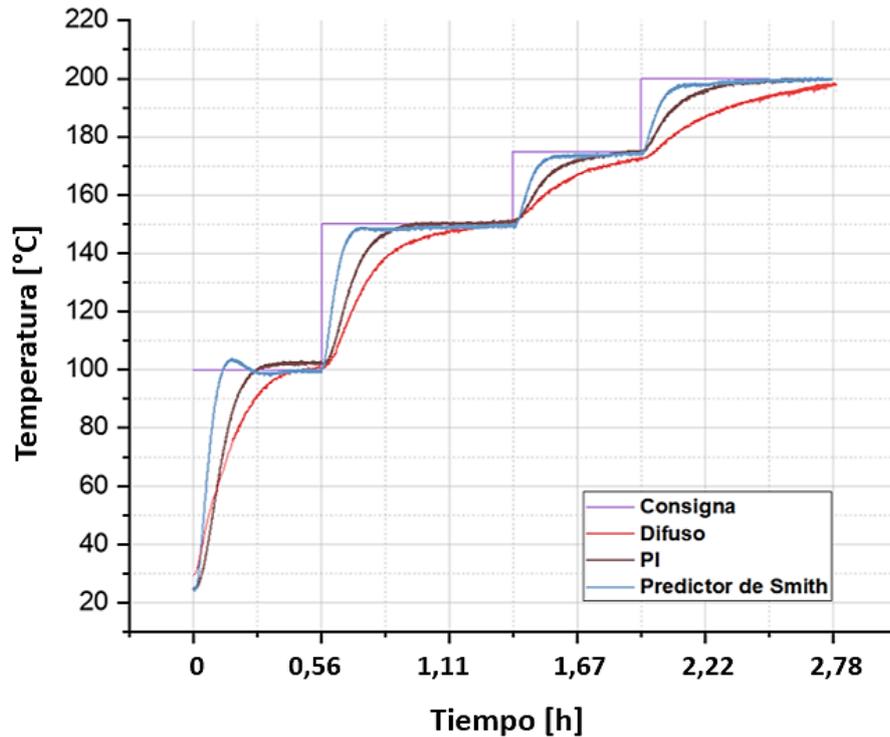


Gráfico 8- 4. Desempeño de controladores en varios escalones de temperatura

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

El desempeño de los controladores se muestra en el Gráfico 8-4, la prueba se realizó asignando una consigna de temperatura inicial de 100 °C hasta establecer una salida del sistema constante seguidamente a partir de los 150 °C y para verificar el comportamiento en el intervalo de interés se sintoniza en 175 y 200 °C. Una vez establecidos los comportamientos, se puede observar respuesta de los controladores, consecutivamente se seleccionó controlador PID y Predictor de Smith ya que presentan mejor respuesta, para comparar detalladamente su comportamiento en un estudio de criterios del controlador donde se busca establecer parámetros que muestren valores objetivos para una selección final de un controlador afín a los objetivos planteados. En cuanto al controlador difuso diseñado según el esquema de la Figura 1-3, presentó buenas características al llegar a la consigna a temperaturas inferiores a 150 °C. Sin embargo, resultó más lento en responder que los otros controladores diseñados al variar las constantes de ajuste para evitar el sobrepaso.

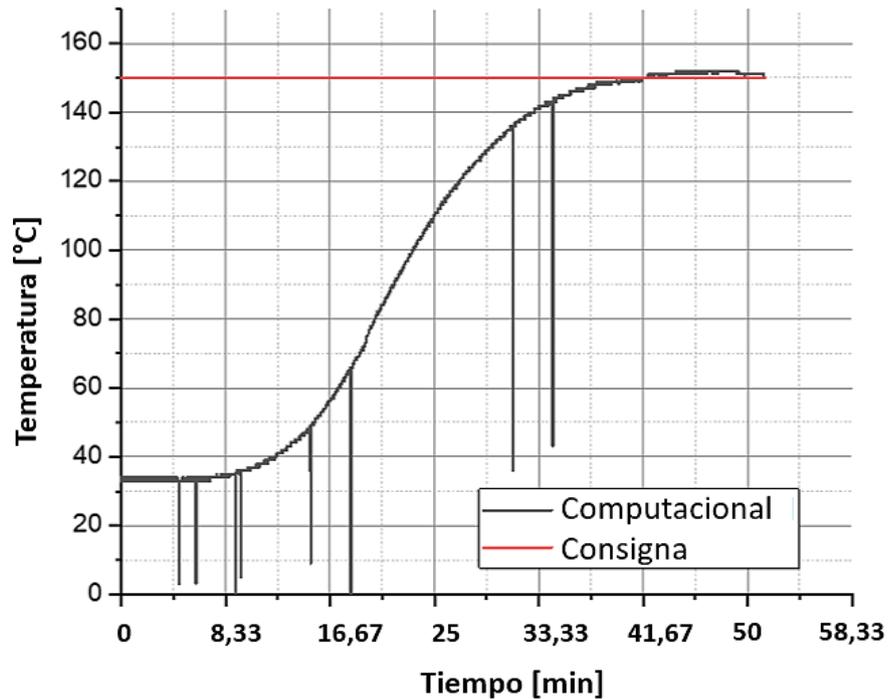


Gráfico 9 - 4. Controlador PI implementado en *LabVIEW*.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

La respuesta del sistema controlado en un sistema computacional se puede observar en el Gráfico 9-4 donde se implementó el controlador del esquema de la Figura 22-3. Aquí se puede observar que el sistema responde bien ante la referencia de 150 °C. Con lo cual es posible implementar varios algoritmos de control sobre la planta. Debido a que el microcontrolador no realiza el procesamiento, sino que lo hace el sistema computacional eliminando la restricción de memoria y capacidad de procesamiento. Sin embargo, se puede notar que el software en ocasiones no procesa correctamente el valor enviado por el sensor. Debido a esto, el esquema de control computacional no puede integrarse a la prueba sin establecer una comunicación robusta entre la planta y el computador. Considerar emplear el sistema en *LabVIEW* no es factible debido a la poca fiabilidad del sistema a largo plazo.

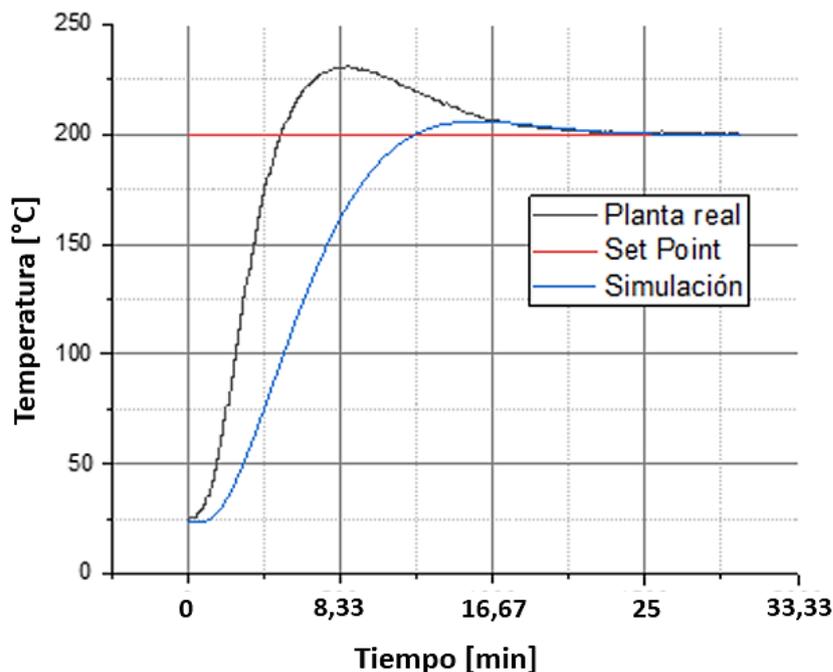


Gráfico 10 - 4. Respuesta del sistema vs simulación en *Simulink*.
Realizado por: Condo, Oscar; Morejón, Juan. 2022.

En el Gráfico 10-4 se puede observar la respuesta del sistema de control PI empleando la herramienta *Embedded Coder* de *Simulink* para generar las librerías del controlador dada una señal de entrada de error con las constantes utilizadas son las de Ziegler & Nichols ajustadas. Es posible implementar diseños en este software de modelado y descargar las librerías en un proyecto del compilador de la tarjeta de desarrollo STM32F103C8T6 mediante el uso del programa. A diferencia de la programación desde cero de un controlador empleando un compilador de código, es posible probar rápidamente varios esquemas de control sobre cualquier tarjeta de desarrollo basada en lenguaje C. Donde las restricciones se dan en la capacidad que tenga la tarjeta de desarrollo en almacenamiento y procesamiento. Cabe notar que la diferencia con la implementación con el esquema en *LabVIEW* es que el código generado en *Simulink* se ejecuta en el sistema embebido. Mientras que, en *LabVIEW* el algoritmo de control se ejecutó en el computador.

4.2.1 Selección del controlador

En este apartado se toman criterios del controlador mediante una evaluación bajo los conceptos de respuesta, error integral y robustez, para determinar dos controladores que presenten mejor respuesta, estos controladores están montados sobre la placa basada en el microcontrolador STM32F103C8T6, como se muestra en las Figuras 17-3 y 20-3, los cuales tienen una

discretización de 2 segundos, mientras que la señal de la acción de control integral tiene un total de 100 ciclos que corresponden a un periodo de 100 Hz.

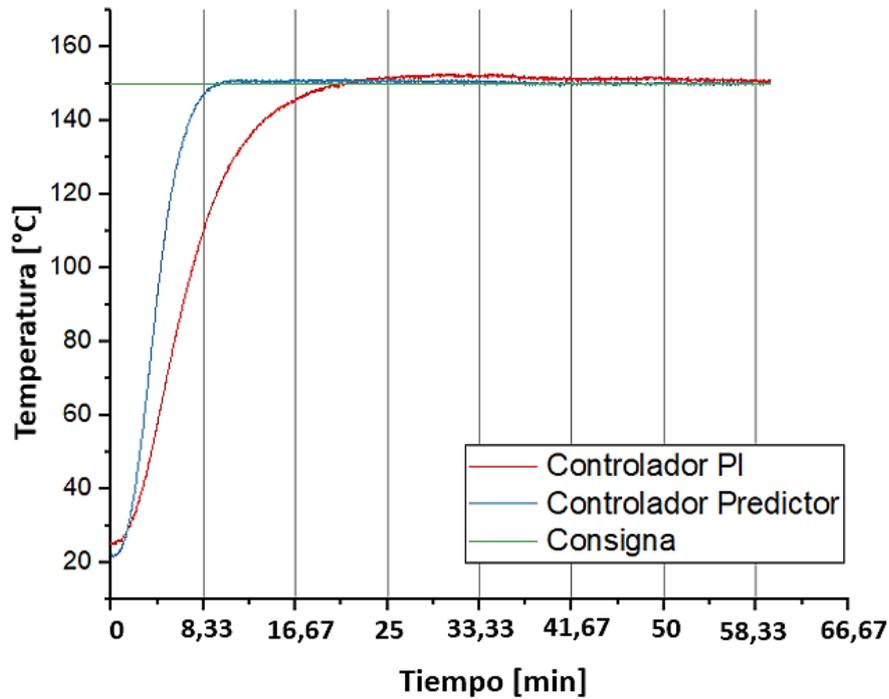


Gráfico 11 - 4. Seguimiento de consigna de temperatura del controlador PI con *anti Windup*.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

En el Gráfico 11-4 se puede observar la respuesta de los controladores a partir de una prueba de temperatura con una consigna de 150 °C aquí se muestra la dinámica del controlador PI y el predictor de Smith, a partir del gráfico se obtienen los datos de la Tabla 3-4.

Tabla 3 – 4: Parámetros de respuesta del controlador PI y predictor de Smith.

Controlador	Consigna [°C]	Valor máximo [°C]	Tiempo de establecimiento al 3% [s]	Tiempo de establecimiento a la consigna [s]
<i>Predictor</i>	150	151.06	478	562
<i>PI</i>	150	152.36	980	1192

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

En los datos de la Tabla 3-4 se pueden apreciar las diferencias en respuesta en los diferentes parámetros del controlador como sobrepaso, tiempo de establecimiento con un criterio del 3 % y tiempo que tarda el sistema para llegar a la consigna de temperatura de 150 °C, el controlador implementado mediante el criterio del predictor de Smith muestra un sobrepaso del 0.707 % lo que equivale a 1.07 °C mientras que el controlador implementado mediante el control PI muestra

un sobrepaso del 1.573 %, en ambos casos el sobre paso del sistema está dentro de los requerimientos de la prueba, por lo que se toma al criterio del tiempo de establecimiento como un factor de mayor importancia, donde el tiempo del controlador implementado por un predictor de Smith es de 10 minutos, mientras que el tiempo de establecimiento del controlador PI es de 16.33 minutos aproximadamente el doble del tiempo con respecto al otro controlador.

Tabla 4 – 4: Parámetros del error del controlador PI y predictor de Smith.

Controlador	Valor integral del error	Valor unitario del error	Error en estado estacionario
<i>Predictor</i>	29.1231	0.1456151	+ -1.06 [°C]
<i>PI</i>	35.6367	0.1781835	+ -2.07 [°C]

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

A partir del estudio realizado en el Gráfico 11-4 se obtienen valores del error mediante diferentes criterios, estos se muestran en la Tabla 4-4. Para el controlador implementado mediante el predictor de Smith obtenemos un valor de la integral del error de 29.1231 mientras que el controlador PI obtenemos 35.6367, los resultados son tomados en cuenta a partir de 3600 muestras, para analizar estos valores se tomaron en unidades donde el predictor de Smith da un valor de 0.1456151 y el controlador PI da un valor de 0.1781835, para determinar un buen controlador su valor ideal sería de 0 en el error integral esto para un controlador ideal mientras que para el valor de 1 significa un error nunca corregido, por lo que se toma al valor del predictor de Smith ya que presenta un valor de error integral bajo con respecto al error integral del controlador PI. Como criterio adicional se miden también las oscilaciones máximas que llegan a presentar los controladores en su estado estacionario y se obtienen los valores de 1.06 °C para el predictor y de 2.07 °C para el controlador PI.

El análisis de robustez del predictor de Smith y controlador PI se empleó utilizando el microcontrolador STM32F103C8T6, los códigos empleados para los controladores se basaron en los algoritmos de ecuación de diferencias discretizadas y la salida de control del actuador configurado mediante ciclo integral de 100 ciclos correspondientes a una frecuencia de 100 Hz, en esta prueba se somete al sistema a una perturbación de carga, la misma que consta en abrir la puerta de la cámara para analizar la caída de temperatura y el tiempo que toma a los controladores volver a llegar a la consigna.

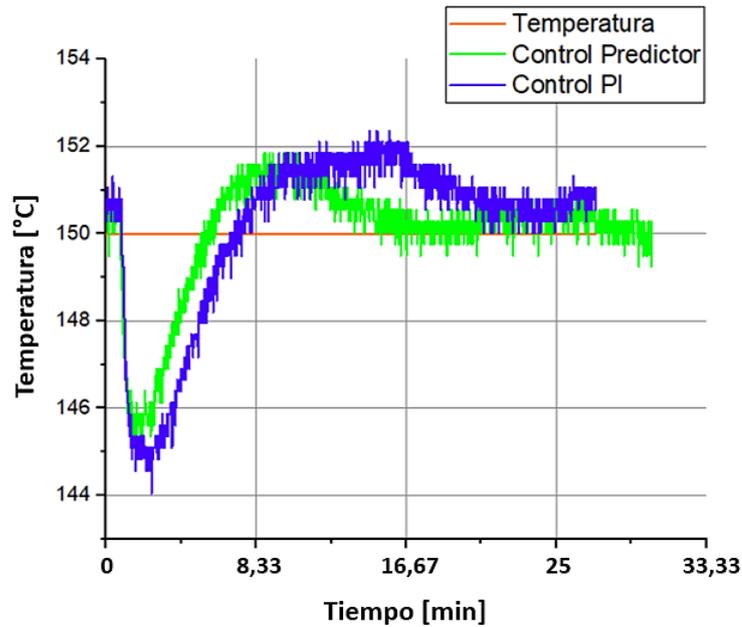


Gráfico 12 - 4. Respuesta ante perturbaciones de los 2 controladores seleccionados.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Del Gráfico 12-4 se pueden obtener los valores de recuperación de la planta implementando el predictor de Smith y el controlador PI, para la prueba de perturbación de carga se llevó el sistema hasta los 150 °C y se abrió la puerta de la cámara un tiempo de 10 segundos con el fin de bajar la temperatura de manera considerable, se muestran los valores de las caídas de temperatura y la recuperación del sistema en la Tabla 5-4.

Tabla 5 – 4: Respuesta ante perturbaciones del controlador PI y predictor de Smith.

Controlador	Perturbación [°C]	Tiempo retorno [s]	Sobrepaso retorno [°C]
<i>Predictor</i>	-4.05	229	1.6°C
<i>PI</i>	-4.96	324	2.1°C

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Como se muestra en la Tabla 5-4 las caídas de temperatura llegan a ser de 4.05 y 4.96 para el predictor de Smith y el controlador PI respectivamente, al cerrar la puerta del horno la planta muestra un regreso a la temperatura de consigna para ambos casos estableciendo un tiempo de 3.81 minutos para el predictor de Smith y de 5.4 minutos para el controlador PI, el sobrepaso de ambos controladores sigue siendo bajo de la misma manera que se determinó en la Tabla 3-4.

El análisis de la caída de temperatura se realiza sobre el controlador de interés predictor de Smith, implementado mediante *anti windup*, esta prueba está montada sobre el microcontrolador STM32F103C8T6 mediante una señal de control integral de 100 ciclos que corresponden a 100 Hz.

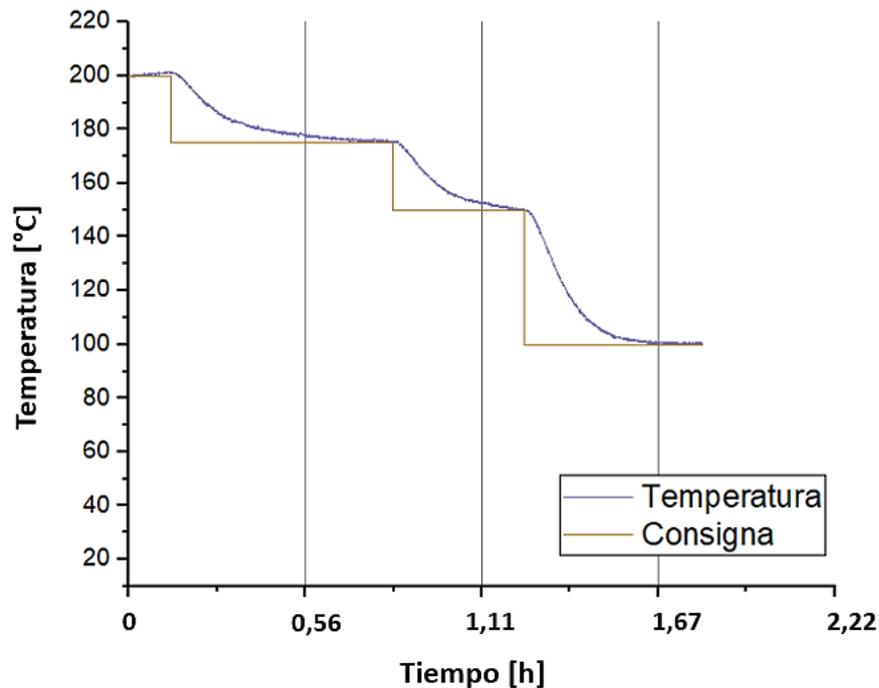


Gráfico 13 - 4. Caída de temperatura de la planta por controlador predictor de Smith.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Como se puede ver en el Gráfico 13-4 se analiza la caída de temperatura para el predictor de Smith el código está implementado en ecuaciones de diferencias discretizadas mostrados en el diagrama de la Figura 20-3, con una señal de control de ciclo integral con un periodo de 100 ciclos de un periodo de 100 Hz. El código del algoritmo de control está montado sobre el microcontrolador STM32F103C8T6 con una discretización de 2 segundos para el muestreo de la señal de temperatura.

4.3 Pruebas de fiabilidad de dispositivos

Para las pruebas de fiabilidad de dispositivos, se adquirieron 10 transistores IRF530N, los cuales se colocaron en el centro de la cámara en la placa diseñada específicamente para estos dispositivos, la cual cumple con los requisitos de tolerancia de altas temperaturas, la conexión y

colocación de la placa, los dispositivos y las termocuplas dentro del horno se muestra en la Figura 2-4.



Figura 2 - 4. Placa para pruebas HTRB

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Como se muestra en la Figura 2-4 para colocar la placa que lleva los dispositivos en el centro del horno se utilizó una malla metálica, sobre la cual se colocó una cerámica aislante evitando así contactos eléctricos con la malla.



Figura 3 - 4. Estación de trabajo pruebas de estrés térmico de prueba.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Las pruebas de estrés térmico se llevaron a cabo mediante la aplicación de temperatura y voltaje sobre los dispositivos de potencia, para las cuales se emplearon los elementos mostrados en la Figura 3-4, estos constan de 2 fuentes de voltaje continuo de 50 V cada una y de una conexión de voltaje bifásica de 220 V_{RMS}, la cámara de temperatura y un multímetro convencional con el cual fueron obtenidos los valores de voltaje y corriente de los dispositivos durante la prueba, los valores de temperatura fueron muestreados a un tiempo de un segundo, obteniendo un registro más riguroso y completo de las muestras de temperatura durante las pruebas.

La prueba de estrés térmico de dispositivos se llevó a cabo empleando el microcontrolador STM32F103C8T6 y el controlador implementado mediante el predictor de Smith, la señal de control integral se configuró en 100 ciclos que corresponden a 100 Hz.

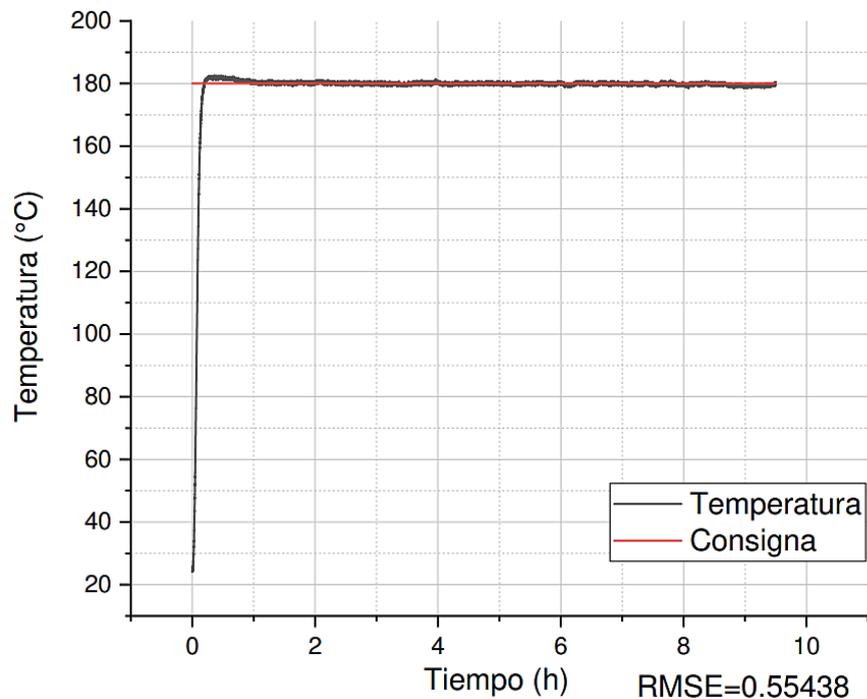


Gráfico 14 - 4. a) Temperatura del horno durante la prueba HTRB.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Como se muestra en el Gráfico 14-4 la prueba de fiabilidad tuvo una duración de 10 horas a 180 °C, los dispositivos fueron polarizados en inversa a 80 V, en el Gráfico 14-4 se puede observar la conexión y duración de la prueba de los dispositivos, también se puede observar pequeñas variaciones en la temperatura correspondientes a ± 1 °C estas variaciones de temperatura corresponden a las mostradas en la Tabla 4-4 las muestras de los valores obtenidos en la prueba se resumen en la Tabla 5-4.

Tabla 5 – 4: Muestreo de parámetros de temperatura, voltaje y corriente de dispositivos.

Tiempo (hh:mm:ss)	Corriente [μA]	Voltaje [V]	Temperatura [$^{\circ}C$]
00:00:00	0.04	80	23
00:45:00	554	80	181
05:00:00	324	80	180
10:00:00	386	80	180

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

Como se puede observar en la Tabla 5-4 se muestra el tiempo y una muestra del valor del voltaje y corriente de los dispositivos conectados, así como la temperatura de los dispositivos, se puede apreciar que en temperatura ambiente los dispositivos tienen una fuga de corriente de 0.04 μA la cual es mínima, mientras que al someterlos a la temperatura máxima de la prueba que corresponde a los 180 $^{\circ}C$ estos presentan una temperatura promedio aproximada de 350 μA .

Con la interfaz HMI para el control y monitoreo de estrés térmico de la Figura 33-3, se realizó una prueba sobre un lote de 10 transistores MOSFETs K2645. Cuyas características de interés según la hoja de datos con un V_{dss} de 600 V, un empaquetado TO220 y rangos de temperatura de operación de hasta 150 $^{\circ}C$. El tiempo de duración y temperaturas aplicadas en la prueba se evidencia en la Tabla 6-4 aplicado en los periodos descritos con una duración total de 175.5 horas (14.625 días) del test HTRB. El tiempo de la prueba se determinó debido a que la mayor parte de los dispositivos presentaron fallos de funcionamiento debido a la degradación. El dispositivo en *setup* experimental de la prueba HTRB se puede observar el Anexo F.

Tabla 6 – 4: Horas de funcionamiento de la cámara térmica implementada y datos obtenidos en el test HTRB.

DUTs	TEST 1 – 0 horas de prueba Valores de fábrica		TEST 2 – 4.5 horas de prueba 175 $^{\circ}C$ a 600 V		TEST 3 – 22 horas de prueba 150 $^{\circ}C$ a 480 V		TEST 4 – 70 horas de prueba 175 $^{\circ}C$ a 480 V		TEST 5 – 79 horas de prueba 175 $^{\circ}C$ a 480 V	
	IDS	VDS	IDS	VDS	IDS	VDS	IDS	VDS	IDS	VDS
DUT1	0.966022	663.962	0.96602	528.059	0.96025	640.074	0.9435	492.491	0.99229	603.776
DUT2	0.946887	656.678	0.94689	616.571	---	---	---	---	---	---
DUT3	0.995865	659.41	0.99587	634.029	0.97852	635.958	0.98122	498.375	0.94707	579.782
DUT4	0.988435	666.214	0.98843	615.221	0.97835	643.902	0.98293	621.788	0.95247	598.154
DUT5	0.940713	661.3	0.94071	615.582	0.94368	628.37	0.94705	582.743	0.90627	576.513
DUT6	664.886	664.886	0.94518	609.926	0.98416	635.822	0.95751	617.387	0.96684	601.345
DUT7	0.94475	671.02	0.94475	613.202	---	---	---	---	---	---
DUT8	0.989574	670.505	0.98957	611.912	0.97713	652.208	0.99383	629.956	0.94829	620.442
DUT9	0.947433	671.588	0.94743	618.222	0.99871	653.864	0.9462	624.599	0.93853	617.204
DUT10	0.988095	653.462	0.98809	614.714	0.93944	639.674	0.97061	616.302	0.92439	611.94
Σ horas transcurridas	0		4.5		26.5		96.5		175.5	

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

La temperatura interna una vez alcanzado la consigna se mantuvo estable con un error cuadrático medio de 0.57136 % para la prueba de 4.5 horas, 0.41217 % en 22 horas, 0.37161 % en 70 horas y 0.49418 % en 79 horas como se evidencia en el Gráfico 14-4 durante una de las pruebas realizadas.

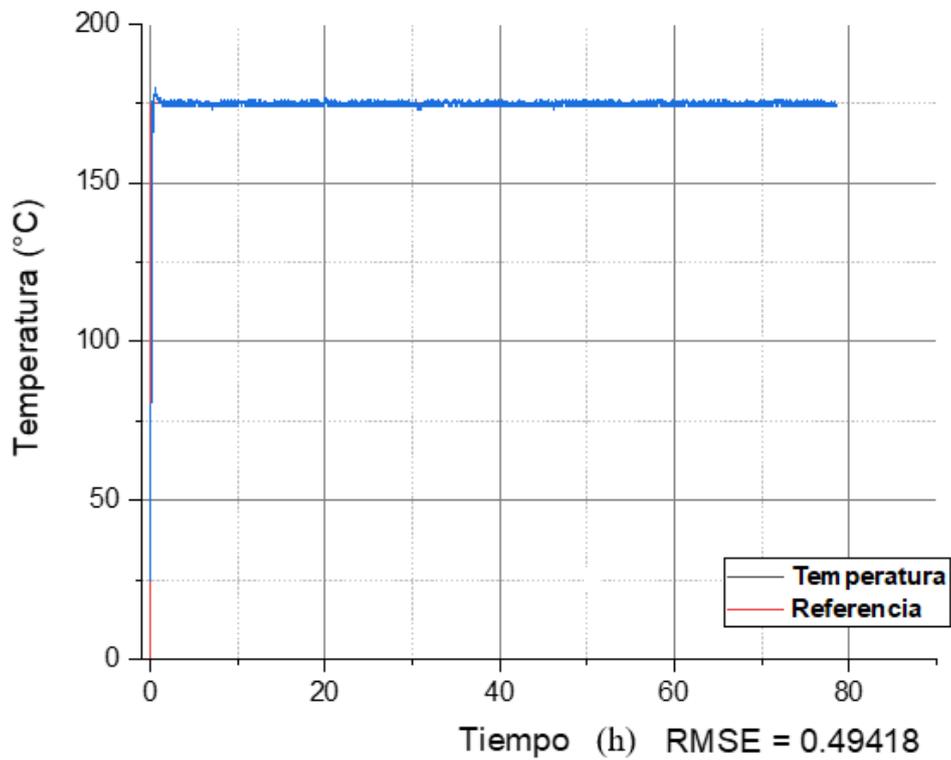


Gráfico 14 - 4. Estrés térmico aplicado a los dispositivos durante un periodo de prueba HTRB.

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

4.4 Costos de la implementación del proyecto

Los costos de implementación del proyecto se muestran en la Tabla 7-4, indicando cada una de las partes principales del sistema que supusieron una inversión, cabe recalcar que solo se toma en cuenta a la planta y el controlador para los cuales el costo total del proyecto es de 244,90 USD.

Tabla 7 – 4: Costos de implementación del proyecto.

<i>Etapa</i>	<i>Concepto</i>	<i>Inversión [USD]</i>
<i>Planta</i>	Horno eléctrico comercial	50
	Módulo de relés	18.50
	Fusible	0.50
	Porta fusibles	1
	Lana de vidrio	6
	Dispositivos de potencia	14
	Cableado	8
	Borneras	16
	Placa fibra vidrio	30
<i>Controlador</i>	STM32F429ZI	55
	STM32F103	6.90
	Conector UART STM32	6
	ST-LINK V2	6
	Termocupla + MAX6675	27
<i>Total</i>		244,90

Realizado por: Condo, Oscar; Morejón, Juan. 2022.

CONCLUSIONES

- Se establecieron soluciones de control no lineal de procesos térmicos para una planta de primer orden en relación con la bibliografía reportada y relacionada a la aplicación de pruebas aceleradas de fiabilidad sobre dispositivos semiconductores de potencia.
- Se establecieron los requerimientos necesarios según estándares y trabajos documentados sobre pruebas HTRB. Determinándose que los equipos de estrés térmico deben mantener temperaturas estables de hasta 200 °C con variaciones permitidas de $\pm 5^{\circ}\text{C}$ durante periodos de hasta 1000 horas de prueba.
- Se implementó el hardware necesario para el control y monitorización del estrés térmico en pruebas HTRB, con un horno eléctrico comercial modificado. Mejorando su aislamiento térmico con fibra de vidrio e integrando termocuplas tipo K, relé de estado sólido y tarjetas de desarrollo embebido con un protocolo de comunicación USB basadas en microcontroladores STM32.
- Se diseñaron los algoritmos de control on-off, PI, predictor de Smith basados en un modelo térmico de primer orden. Además, se diseñó un controlador difuso de tipo Mamdani mediante el uso del entorno de desarrollo *XFuzzy*. Se descartó el control on-off debido a su naturaleza oscilatoria en estado estacionario y se consideraron los controladores PI, difuso y predictor de Smith para ser implementados en tarjetas de desarrollo embebido.

- Se compararon los algoritmos de control predictor de Smith, Pi y difuso, obteniéndose los índices de respuesta de 8, 16.33 y 23.17 minutos respectivamente. Se descartó el controlador difuso al ser más lento. Posteriormente se evaluaron los índices de robustez con una perturbación de carga de 5°C donde el PI y el predictor de Smith se restablecieron en 5.4 y 3.82 minutos respectivamente.
- Se implementó en un sistema computacional con *LabVIEW* el algoritmo de control PI y se descartó por errores en el protocolo de comunicación. Finalmente, en la tarjeta de desarrollo embebido STM32F103 se implementó el controlador predictor de Smith verificándose el correcto funcionamiento de la cámara térmica en pruebas HTRB sobre dispositivos MOSFETs durante 186 horas, logrando estabilidad en estado estacionario con un error menor al 0.6 %.

RECOMENDACIONES

Se recomienda:

- Emplear un horno industrial en sustitución del propuesto en este proyecto debido a su mayor capacidad de dispositivos. Además de poseer un mejor diseño mecánico para largos tiempos de funcionamiento.
- Integrar un elemento difusor de temperatura como un ventilador que actúe en la etapa de apagado del sistema térmico diseñado.
- Estimar el tiempo de vida de las resistencias térmica y los sensores del prototipo para calcular el número de horas que podría estar en funcionamiento sin mantenimiento.
- Adecuar un espacio adecuado de trabajo para la cámara térmica y tomar en cuenta que las emisiones de gases pueden resultar nocivos para la salud por procesos de combustión de los dispositivos semiconductores durante el estrés térmico.

BIBLIOGRAFÍA

AEC-Q101-Rev-D1. *Stress test qualification for automotive grade discrete semiconductors.*

ASTRÖM, K., & HÄGGLUND, T. *Control PID avanzado.* Madrid: Pearson, 2009. Disponible en:

ftp://soporte.uson.mx/PUBLICO/18_INGENIERIA.MECATRONICA/Control%20PID%20avanzado%20-%201ed.pdf

AZAM, F., TANNEERU, A., LEE, B., & MISRA, V. "Engineering a Unified Dielectric Solution for AlGaN/GaN MOS-HFET Gate and Access Regions". *IEEE Transactions on Electron Devices* [en línea], 2020, 67(3), p 881-887. [Consulta: 16 noviembre 2020]. Disponible en: <https://ieeexplore.ieee.org/document/9007039>

BAJENESCU, T. I., & BAZU, M. I. "Reliability of electronic components: A practical guide to electronic systems manufacturing". [en línea], Springer Science & Business Media, 2012. [Consulta: 1 noviembre 2020]. Disponible en: <https://www.springer.com/gp/book/9783642636257>

BALIGA, B. J. *Fundamentals of power semiconductor devices.* Raleigh, NC, USA: Springer Science & Business Media, 2007. [Consulta: 91 noviembre 2020]. Disponible en: <https://link.springer.com/book/10.1007/978-0-387-47314-7>

BERRONES, S., MACÍAS, R. M. B., BUENAÑO, M. C., & CAIZA, A. M. "Aplicación de Mediciones de Ruido de Baja Frecuencia para el Análisis de Efectos de Estrés Térmico y Eléctrico en Dispositivos de Potencia", *Revista Perspectivas* [en línea], 2020, (Ecuador) 2 (2), p7-12. [Consulta: 19 noviembre 2020]. e-ISSN 2661-6688 . Disponible en: http://perspectivas.esPOCH.edu.ec:8081/index.php/RCP_ESPOCH/article/view/76

CREUS, A. *Instrumentación Industrial.* [en línea]. Octava edición. Barcelona, España: Marcombo, 2011. [Consulta: 10 noviembre 2020]. Disponible en: https://sistemamid.com/panel/uploads/biblioteca/2017-02-11_11-19-12139942.pdf

DENSON, W. K. "Reliability assessment of critical electronic components". *IIT RESEARCH INST ROME*, 1992. (NY). [Consulta: 19 noviembre 2020]. Disponible en: <https://apps.dtic.mil/sti/pdfs/ADA256996.pdf>

DORF, R. C., & BISHOP, R. H. *Modern control systems*. Pearson, 2011. [Consulta: 19 noviembre 2020] Disponible en: <https://dl.icdst.org/pdfs/files3/3dc1146efcce5cdf49c8d02f24d39ecd.pdf>

FIORENZA, P., ALESSANDRINO, M. S., CARBONE, B., DI MARTINO, C., RUSSO, A., SAGGIO, M., VENUTO, C., ZANETTI, E., GIANNAZZO, F., & ROCCAFORTE, F. "Understanding the role of threading dislocations on 4H-SiC MOSFET breakdown under high temperature reverse bias stress". *Nanotechnology* [en línea]. 2020, (Italia) p31 (12). 125-203. [Consulta: 16 noviembre 2020]. ISSN 1361-6528. Disponible en: <https://iopscience.iop.org/article/10.1088/1361-6528/ab5ff6/meta>

FIORENZA, PATRICK, ALESSANDRINO, M., CARBONE, B., DI MARTINO, C., RUSSO, A., SAGGIO, M., VENUTO, C., ZANETTI, E., BONGIORNO, C., & GIANNAZZO, F. "Nanoscale insights on the origin of the Power MOSFETs breakdown after extremely long high temperature reverse bias stress". *Materials Science Forum* [en línea], 2020, (Suiza) p433-438. [Consulta: 16 noviembre 2020]. ISSN 1662-5722. Disponible en: <https://doi.org/10.4028/www.scientific.net/MSF.1004.433>

FLUKE. "Medición y calibración de la temperatura" [en línea], 2011. Disponible en: <https://www.fluke.com/es-ec/productos/herramientas-de-calibracion/calibradores-de-temperatura>

GENDRON-HANSEN, A., HONG, C., JIANG, Y. F., MAY, J., SDRULLA, D., ODEKIRK, B., & KASHYAP, A. S. "Commercialization of Highly Rugged 4H-SiC 3300 V Schottky Diodes and Power MOSFETs" [en línea]. *Materials Science Forum*, (Suiza), p822-829. [Consulta: 16 Noviembre 2020]. Disponible en: <https://doi.org/10.4028/www.scientific.net/MSF.1004.822>

GONZAGA, P. G. A., ANDRADE, B. A. S., NARANJO, J. E. M., & GUTIÉRREZ, M. F. P. Diseño, construcción y automatización de un horno eléctrico para el calentamiento de prepolymer y polyol en la elaboración de calzado para la empresa calzado CASS (Trabajo de titulación) (Pregrado). Universidad de las Fuerzas Armadas, Ecuador. 2020. [Consulta: 4 de diciembre 2020]. Disponible en: <http://repositorio.espe.edu.ec/handle/21000/8300>

GONZÁLEZ, I. O. B., PÉREZ, R. R., BATLLE, V. F., & GARCÍA, F. C. "Predictor de Smith modificado mediante un modelo interno, robusto a perturbaciones externas no medibles". *Revista Ingeniería Electrónica, Automática y Comunicaciones* [en línea], 2010, (Cuba), p48-54. ISSN 1815-5928, 30(3) [Consulta: 28 febrero 2021]. Disponible en: https://rielac.cujae.edu.cu/index.php/riec/article/view/6/pdf_41

GONZÁLEZ, L., & URREGO, G. "Modelo de requisitos para Sistemas Embebidos". *Revista Ingenierías Universidad de Medellín* [en línea], 2008, (Colombia) 7(13), 111-127. ISSN 1692-3324. [Consulta: 17 noviembre 2020]. Disponible en: <http://www.scielo.org.co/pdf/rium/v7n13/v7n13a09.pdf>

HOFFMANN, F., MIHAILA, A., KRANZ, L., GODIGNON, P., & KAMINSKI, N. "Long term high temperature reverse bias (HTRB) test on high voltage SiC-JBS-diodes". *IEEE 30th International Symposium on Power Semiconductor Devices and ICs (ISPSD)*, 2018, (United States of America) p435-438. ISSN 1946-0201. [Consulta: 15 Diciembre 2020]. Disponible en: DOI: 10.1109/ISPSD.2018.8393696

JACQUEMONT, C., WONG, K. M., & GOH, D. "Hydrogen Proton Induced HTRB Reliability Degradation in Trench Power Devices". *IEEE Electron Devices Technology & Manufacturing Conference (EDTM)*, 2020, (Francia) p1-3. [Consulta: 16 noviembre 2020]. Disponible en: DOI: 10.1109/EDTM47692.2020.9117826

JANTZEN, J. *Foundations of Fuzzy Control: A Practical Approach*. Segunda Edición. Reino Unido. John Wiley & Sons, 2013. [Consulta: 7 marzo 2021]. Disponible en: <https://onlinelibrary.wiley.com/doi/book/10.1002/9781118535608>

JESD22, J. S. A108D. *Temperature, bias, and operating life*.

JOUHA, W., MASMOUDI, M., EL OUALKADI, A., JOUBERT, E., & DHERBÉCOURT, P. "Physical Study of SiC Power MOSFETs Towards HTRB Stress Based on CV Characteristics". *IEEE Transactions on Device and Materials Reliability* [en línea], (Estados Unidos de América). 2020 20(3), p506-511. [Consulta: 16 noviembre 2020]. Disponible en: <https://ieeexplore.ieee.org/document/9105073>

KUMAR, V., BEHERA, R. K., JOSHI, D., & BANSAL, R. *Power Electronics, Drives, and Advanced Applications*. Boca Raton-USA. CRC Press, 2020. [Consulta: 19 noviembre 2020]. Disponible en: <https://www.amazon.com/-/es/Vinod-Kumar/dp/1138062391>

LIANGCHUN, C. Y., DUNNE, G. T., MATOCHA, K. S., CHEUNG, K. P., SUEHLE, J. S., & SHENG, K. "Reliability issues of SiC MOSFETs: A technology for high-temperature environments". *IEEE Transactions on Device and Materials Reliability* [en línea], 2010, (USA) , 10(4), pp. 418-426. [Consulta: 19 noviembre 2020]. ISSN 1558-2574. Disponible en: <https://doi.org/10.1109/tdmr.2010.2077295>

MARTÍNEZ-GARCÍA, S., & et al. "Presente y futuro de la electrónica de potencia (I)". Introducción y aplicaciones de gran potencia. *DYNA-Ingeniería e Industria* [en línea], 2010, (España) p 85. [Consulta: 19 noviembre 2020]. Disponible en: <https://doi.org/10.6036/3333>

NOVIELLO, C. *Mastering STM32. A step-by-step guide to the most complete ARM Cortex-M platform, using a free and powerful development environment based on Eclipse and GCC.* Leadpub, 2017. pp. 15 -25.

OGATA, K. *Ingeniería de Control Moderna.* 5ta Ed. Madrid: Pearson Educación, 2010. pp. 175-200.

OSORNO, D., SANCHIS-KILDERS, E., MASET, E., GILABERT, D., FERRERES, A., JORDÁN, J., ESTEVE, V., & GASENT-BLESA, J. L. "Failure rate measurement on silicon diodes reverse polarized at high temperature". *E3S Web of Conferences*, 2017, p16. [Consulta: 17 noviembre 2020]. e-ISSN 2267-1242. Disponible en: <https://doi.org/10.1051/e3sconf/20171611001>

PACE, C., AMBATO, J. H., DE PASQUALE, D., & CONSENTINO, G. "Instrumentation for innovative semiconductor power devices reliability tests". *International Journal of Engineering and Industries* [en línea], 2013, 4(2) , p70. [Consulta: 19 noviembre 2020]. e-ISSN 1735-9244. Disponible en: <https://doi.org/10.1109/aeit.2013.6666814>

PACE, C., HERNANDEZ-AMBATO, J., FRAGOMENI, L., CONSENTINO, G., D'IGNOTI, A., GALIANO, S., & GRIMALDI, A. "A New Effective Methodology for Semiconductor Power Devices HTRB Testing". *IEEE Transactions on Industrial Electronics* [en línea], 2017, p64(6), pp. 4857-4865. [Consulta: 18 noviembre 2020]. e-ISSN 1557-9948. Disponible en: <https://doi.org/10.1109/tie.2017.2669882>

PALANISAMY, S., LUTZ, J., BOLDYRJEV-MAST, R., & BASLER, T. "Thermomechanical behaviour of inverse diode in SiC MOSFETs under surge current stress". *2020 IEEE International Reliability Physics Symposium (IRPS)* [en línea], 2020, p1-6. [Consulta: 16 noviembre 2020]. Disponible en: <https://doi.org/10.1109/irps45951.2020.9129286>

PECKOL, J. K. *Embedded systems: A contemporary design tool.* Chennai-India. John Wiley & Sons, 2019. [Consulta: 14 noviembre 2020]. Disponible en: <https://www.wiley.com/en-us/Embedded+Systems%3A+A+Contemporary+Design+Tool%2C+2nd+Edition-p-9781119457558>

PERALES ESTEVE, M. Á., BARRERO, F., & TORAL, S. L. "Análisis comparativo de distintas plataformas para la enseñanza de Sistemas Electrónicos Digitales". *TAAE 2016: XII Congreso de Tecnologías Aplicadas a la Enseñanza de la Electrónica: Libro de Actas*, Sevilla-España, 22-24 de junio 2016., p 26-33. [Consulta: 27 Noviembre 2020]. Disponible en: <https://core.ac.uk/download/pdf/51405769.pdf>

U.S. PATENT and Trademark Office. Control circuitry for thermoelectric environmental chamber. Inventor: Michael Reed. 21 diciembre 1982. Estados Unidos. Patente No. 4364234

SCHILLING, O., LEITNER, K., SCHULZE, K.-D., & UMBACH, F. "End of life and acceleration modelling for power diodes under high temperature reverse bias stress". *Microelectronics Reliability*, vol. 64 [en línea], (2016), pp. 458-463. [Consulta: 18 noviembre 2020]. Disponible en: <https://doi.org/10.4028/www.scientific.net/MSF.1004.472>

SEVERINO, A., ANZALONE, R., PILUSO, N., VITANZA, E., CARBONE, B., RUSSO, A., & COFFA, S. "Impact of Threading Dislocations Detected by KOH Etching on 4H-SiC 650 V MOSFET Device Failure after Reliability Test". *Materials Science Forum*, vol. 1004, (2020), pp. 472-476. [Consulta: 16 noviembre 2020]. Disponible en: <https://www.scientific.net/MSF.1004.472>

SOLÍS BUSTAMANTE, M. C. Diseño de un sistema de control de temperatura de un horno, utilizado para el secado de barniz aislante [en línea] (Trabajo de titulación) (Pregrado). Universidad Tecnológica de Perú. Perú. 2019. [Consulta: 19 noviembre 2020]. Disponible en: <https://repositorio.utp.edu.pe/handle/20.500.12867/2398>

ST MICROELECTRONICS. *UM1670 Discovery kit with STM32F429ZIMCU* [Blog]. Estados Unidos. Agosto 2020. [Consulta: 19 noviembre 2020]. Disponible en: https://www.st.com/resource/en/user_manual/um1670-discovery-kit-with-stm32f429zi-mcu-stmicroelectronics.pdf

TANG, Y. D., LIU, X. Y., LI, C. Z., BAI, Y., CHEN, H., & YANG, C. Y. "High-Temperature Reliability Analysis of 1200V/100A 4H-SiC Junction Barrier Schottky Diodes". *Materials Science Forum*, vol. 1004, (2020), pp.1004-1009 [en línea]. [Consulta: 19 noviembre 2020]. Disponible en: <https://doi.org/10.4028/www.scientific.net/MSF.1004.1004>

TOSIC, N., PESIC, B., & STOJADINOVIC, N. "High temperature storage life (HTSL) and high temperature reverse bias (HTRB) reliability testing of power VDMOSFETs". *Proceedings of International Conference on Microelectronics*, vol. 1 [en línea], (Sep 1995), pp. 285-288. [Consulta: 15 diciembre 2020]. Disponible en: <https://doi.org/10.1109/icmel.1995.500882>

VAN BRUNT, E., LICHTENWALNER, D. J., LEONARD, R., BURK, A., SABRI, S., HULL, B., ALLEN, S., & PALMOUR, J. W. "Reliability assessment of a large population of 3.3 kV, 45 A 4H-SiC MOSFETs." *2017 29th International Symposium on Power Semiconductor Devices and IC's (ISPSD)* [en línea], 2017, pp. 251-254. [Consulta: 15 diciembre 2020]. Disponible en: <https://doi.org/10.23919/ispsd.2017.7988907>

WENG, L. *High temperature reverse bias reliability testing of high-power devices* [Blog]. Massachusetts Estados Unidos, Solid State Technology, 2013. [Consulta: 15 noviembre 2020]. Disponible en: <https://sst.semiconductor-digest.com/2013/09/high-temperature-reverse-bias-reliability-testing-of-high-power-devices/>

YANG, L., & CASTELLAZZI, A., "High temperature gate-bias and reverse-bias tests on SiC MOSFETs". *Microelectronics Reliability*, vol. 53, n° 9-11 [en línea], 2013, pp. 1771-1773. [Consulta: 11 Noviembre 2020] .ISSN 0026-2714. Disponible en: <https://doi.org/10.1016/j.microrel.2013.07.065>

ZADEH, L. A. "From circuit theory to system theory". *Proceedings of the IRE*, vol.50, n°5 (1962), pp. 856-865. [Consulta: 19 noviembre 2020]. e-ISSN 2162-6634. Disponible en: <https://doi.org/10.1109/jrproc.1962.288302>



Firmado electrónicamente por:
JHONATAN RODRIGO
PARREÑO UQUILLAS

ANEXOS

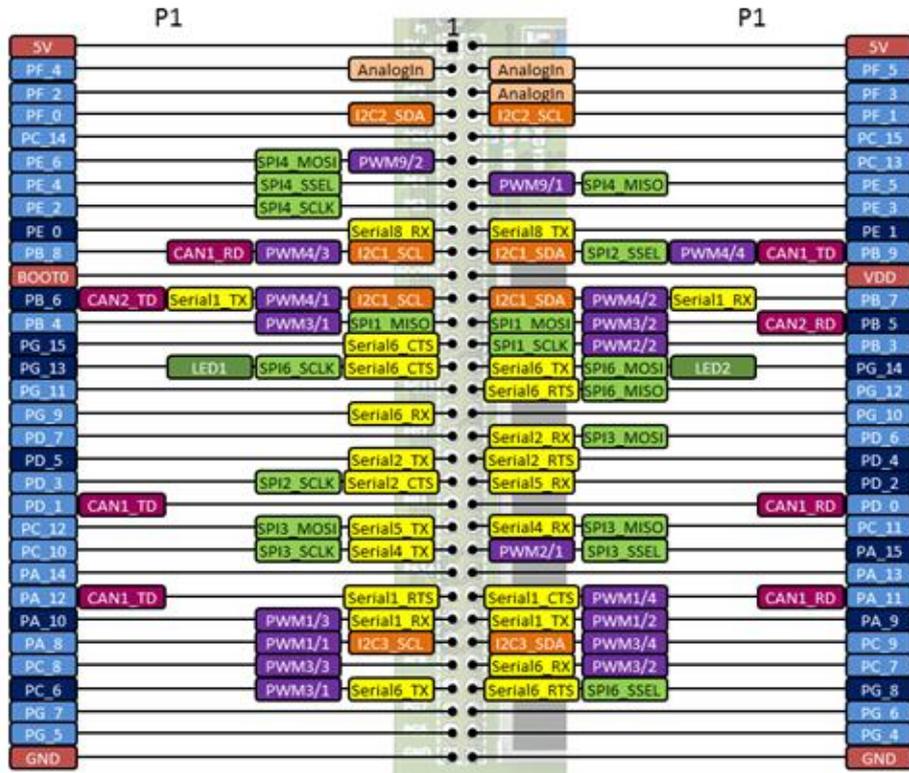
Anexo A: Puertos de entrada y salida de los elementos de la tarjeta de desarrollo STM32F429ZI.

Labels usable in code

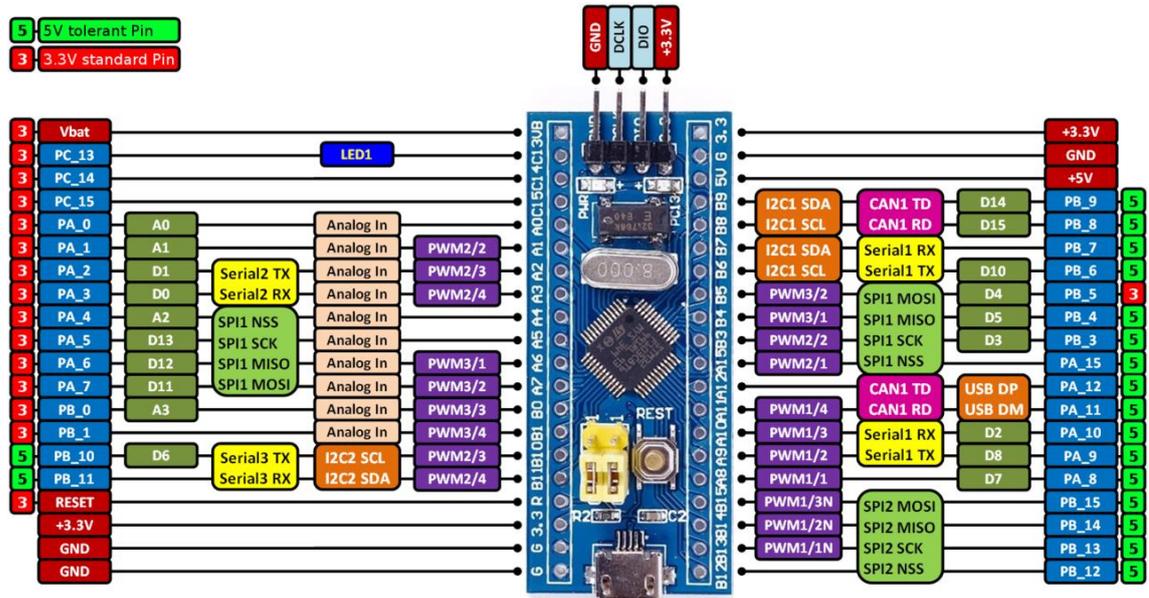
PX_Y MCU pin without conflict	XXX Arduino connector names (A0, D1, ...)
PX_Y MCU pin connected to other components <small>See PeripheralPins.c (link below) for more information</small>	XXX LEDs and Buttons (LED_1, USER_BUTTON, ...)

Labels not usable in code (for information only)

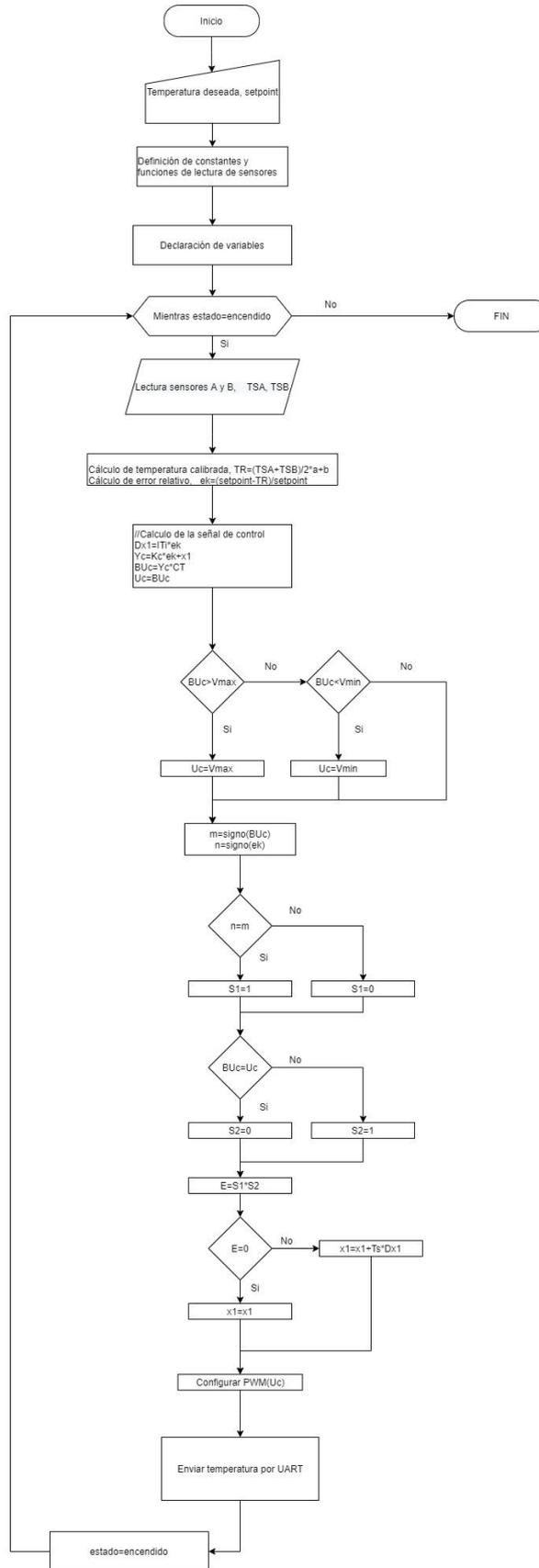
XXX Serial pins (USART/UART)	XXX AnalogIn (ADC) and AnalogOut pins (DAC)
XXX SPI pins	XXX CAN pins
XXX I2C pins	
XXX PWMOut pins (TIMER n/c[N]) <small>n = Timer number c = Channel N = Inverted channel</small>	XXX Power and control pins (3V3, GND, RESET, ...)



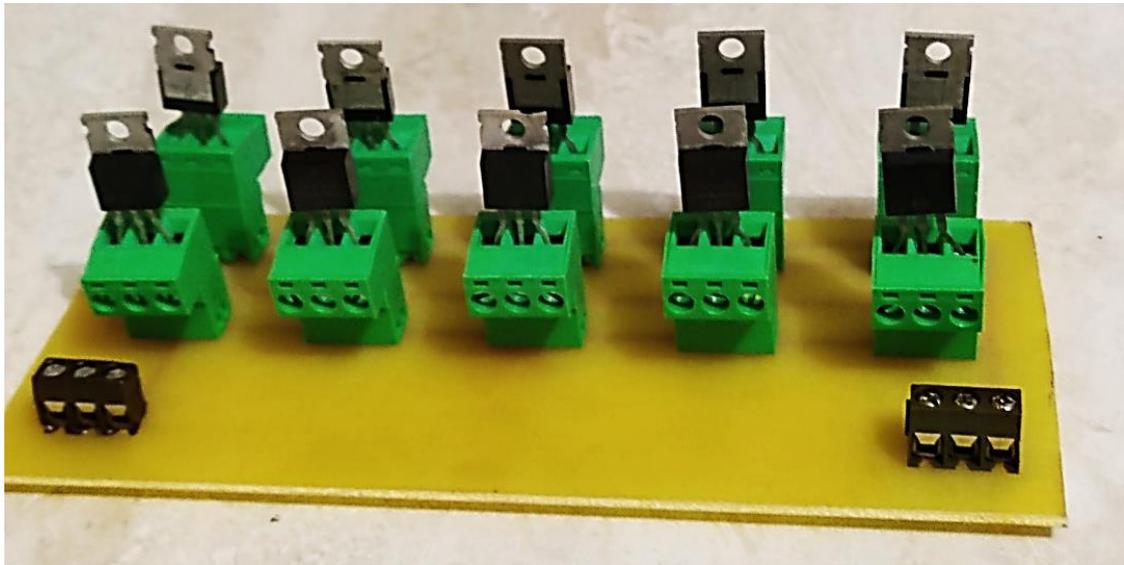
Anexo B: Puertos de entrada y salida de los elementos de la placa STM32F103C8T6.



Anexo C: Diagrama de flujo del controlador PI con Anti-Windup.



Anexo D: Placa diseñada con dispositivos para la prueba HTRB.



Anexo E: Funciones de conexión y desconexión de equipo de estrés térmico.

```
2     if(buffer[0] == 'o'){
3         conmut = 1;
4     }
5     if (buffer[0] == 'k' && conmut == 1){
6         ++contador_conec;
7         conmut = 0;
8     } //Verificacion de conexion con INTERFAZ
9 }
10
11 void Widget::send_State(){
12 /*Método para verificar la conexión física entre la cámara y el GUI en QT*/
13     if (conmut == 0){
14         mSerial->write("o__");
15         conmut =1;
16     }
17     else {
18         mSerial->write("k__");
19         conmut =0;
20     }
21 }
22
23 void HAL_TIM_PeriodElapsedCallback(TIM_HandleTypeDef *htim)
24 {
25     if(htim->Instance == TIM2)
26     {
27         tempVal2 = tempf2()/4;
28         tempVal1 = tempf1()/4;
29         tempVal1 = tempVal1*1.038+0.29;
30         tempVal2 = tempVal2*1.038+0.29;
31         TEMP=tempVal1;
32         if(tempVal2==0){
33             TEMP=round(tempVal1);
34         }
35         TEMP=round(TEMP);
36         sprintf((uint8_t*)string,"%d",TEMP); //Se envia la temperatura medida
37         CDC_Transmit_FS((uint8_t *)string,sizeof(string));
38         HAL_GPIO_TogglePin(GPIOC, TEST_Pin);
39     }
40
41     if (htim->Instance == TIM4){
42         if(contador_conec!=0)
43         {
44             contador_conec = 0;
45             contador_desconec =1;
46         }
47         else{
48             ++contador_desconec;
49         }
50     }
51 } //Rutina de interrupcion del temporizador */
```

Anexo F: Cámara térmica integrada al setup experimental para pruebas HTRB.





ESCUELA SUPERIOR POLITÉCNICA DE
CHIMBORAZO
DIRECCIÓN DE BIBLIOTECAS Y RECURSOS
PARA EL APRENDIZAJE Y LA
INVESTIGACIÓN



UNIDAD DE PROCESOS TÉCNICOS
REVISIÓN DE NORMAS TÉCNICAS, RESUMEN Y BIBLIOGRAFÍA

Fecha de entrega: 26/ 1 / 2022

INFORMACIÓN DEL AUTOR/A (S)

Nombres – Apellidos: MOREJÓN MERINO JUAN SEBASTIÁN
CONDO RAMOS OSCAR ORLANDO

INFORMACIÓN INSTITUCIONAL

Facultad: INFORMÁTICA Y ELECTRÓNICA

Carrera: INGENIERÍA ELECTRÓNICA Y AUTOMATIZACIÓN

Título a optar: INGENIERO EN ELECTRÓNICA Y AUTOMATIZACIÓN

f. Analista de Biblioteca responsable: Ing. CPA. Jhonatan Rodrigo Parreño Uquillas. MBA.



Firmado electrónicamente por:
JHONATAN RODRIGO
PARREÑO UQUILLAS



26-1-2022
1735-DBRA-UTP-2021